

<u>Diskettenprogramme:</u>		Preis: 20 DM	Musik 2:	Preis: 22 DM
Filemanager	Bas+	Ruesse	Menuett, Inventionen	Bas
			Musik Editor I	Bas
			Musik Editor II	Bas
			Praeludium	Bas
			The Sting	Bas
			Bach I	Bas
<u>Graphikprogramme:</u>			<u>Action Spiele:</u>	
Graphik 1		Preis: 70 DM	Action 1:	Preis: 40 DM
FBT ml + Creator	MP+	Tegethoff	Astro Invaders	MP
Graphik Toolkit	MP	Wienkop		Boehlers
SGT ml + Creator	MP+	Tegethoff		Action1
				-----
Graphik 2		Preis: 17 DM	Action 2:	Preis: 40 DM
HC fuer Epson MX80	MP	Tegethoff	DAIpanic	MP
HC fuer Itoh 8510	MP	Dahlhaus		Meegen
SCN / SCE	MP	Ruesse		Action2
				-----
Graphik 3		Preis: 13 DM	Action 3:	Preis: 40 DM
Bunny	Bas	Tegethoff	DAIapac	MP
Butterfly	Bas	Koldehoff		Arnold
Eva	Bas			Action3
LOVE	Bas			-----
Pillhuhn	Bas		Action 4:	Preis: 71 DM
			Akrobaten	MP
			Driver	MP+
			Invader	MP
			Star Trek	Bas
				Peter
				Peter
				Peter
				-----
			Action 5:	Preis: 54 DM
			Mauern 1&2	Bas
			Missile Command	Bas+
			Mondlandung	MP
			Panzerschlacht	MP
			Space Invader	MP
			Katz & Maus	Bas
				-----
			Action 6:	Preis: 46 DM
			Androidenkaefig	Bas
			Atomic Attack II	Bas+
			Bomber	Bas
			Brigde Building	Bas
			Centipede	MP
				Tegethoff
				-----
			Action 7:	Preis: 49 DM
			Braak-Out	MP+
			Catch Gompv	MP
			Gompv VI	MP+
			Left/Right	Bas
			Surround V2	Bas
			U-Boot Jaeger	Bas
				Peter
				-----
			Action 8:	Preis: 34 DM
			Flugsimulator	Bas
			Flying Point	Bas
			Raumschlacht	Bas
			Robotnik	Bas
			Ufo-Attacke	Bas
				Peter
				-----
			Action 9:	Preis: 32 DM
			Football	MP+
			Satellit	Bas
			Seeschlacht	MP+
			Space Invader I	MP
			Ufo-Jagd	Bas
			Zick Zack	Bas
				-----
				Meegen
				Meegen
				Wassermann
				Schall
				Tegethoff
				-----
				Meegen
				Frerichs
				-----
				-----

Spiele (allgemein):

Spiele 1:		Preis: 29 DM
Auto-Course	Bas	-----
Booby Traps	Bas	-----
Breinkraker	Bas	-----
Carpenters Mystery	Bas	-----
City Bomber	Bas	-----
Dom Dam	Bas	-----
Morast	Bas	-----
Robots	Bas	-----
Senso	Bas	Tegethoff
Snake	Bas	-----
Space Game	Bas	-----
Wurm I	Bas	Schall

Spiele 2:		Preis: 44 DM
Black Box	Bas	Schmitz
Black Jack	Bas	-----
Burgenschlacht	Bas	Sonnenburg
DAI-AKW	Bas	Schmitz
Die letzte Bastion	Bas	
Eliza	Bas	Wienkop
Duthouse	Bas	Peter

Spiele 3:		Preis: 48 DM
Muegelschlacht	Bas	
Kanonen V2	Bas	Schmitz
Katz und Maus	Bas	
Kim Cache	Bas	
Kommunizierende Roehr	Bas	-----
Roulette	Bas	Hugenroth
Star Trek II	Bas	Tegethoff

Adventure Spiele:

Adventure 1:		Preis: 56 DM
Adventureland	Bas	
Almazar	Bas	Meegen
Atlantean Odysee	Bas	
CIA Adventure	Bas	

Adventure 2:		Preis: 70 DM
Castle Adventure	Bas	
Conquest of M.Alpha	Bas	
Deadly Dungeon	Bas	
Dog Star Adventure	Bas	Wassermann
Dutchmans Gold	Bas	

Adventure 3:		Preis: 56 DM
Kidnapped	Bas	Wassermann
Pirats Adventure	Bas	Meegen
Sorcer's Castle	Bas	
Will o' the wisp	Bas	

Strategienspiele:

Strategie 1:		Preis: 47 DM
Checkers	Bas+	Deckhut
Gomoku	Bas	-----
L-Spiel	Bas	Steves
Muehle	Bas+	Deckhut
Muehle V2	Bas	Meegen
Othello	Bas+	Wienkop
Reversi I	Bas	Peter

Strategie 2:		Preis: 41 DM
3D-Tic-Tac-Toe	Bas	
Awari 1&2	Bas	
High IQ	Bas+	Deckhut
La traversee	Bas	
One Check	Bas+	Deckhut
Solitaire	Bas	Koldehoff

Strategie 3:		Preis: 57 DM
American civil war	Bas	Heidenbluth
Conquering Everest	Bas	
Hase und Igel	Bas+	Wassermann
Ring von Gandor	Bas+	Wassermann
Santa Paravia	Bas	Tegethoff
Seabattle	Bas	Wassermann

Strategie 4:		Preis: 34 DM
Code Brecher	Bas	Koldehoff
Four in a Row	Bas	Meegen
Mastermind 1	Bas	Tegethoff
Mastermind 2	Bas	Sigg

Strategie 5:		Preis: 39 DM
Mastermind 3	Bas	Peter
Mastermind 4	Bas	Schall
Memory	Bas	Tegethoff
Nim Spiel	Bas	Schall
Ricochet	Bas+	Wassermann
Vier gewinnt	Bas	Schmitz

<u>Spielautomaten:</u>		Preis: 28 DM
Fruit Machine	Bas	
Fruit Machine	Bas+	
Geldspielautomat I	Bas+	Apholz
Geldspielautomat II	Bas	Schall

<u>Würfelspiele:</u>		Preis: 45 DM
Backgammon I	Bas	-----
Backgammon II	Bas	-----
Boese 1	Bas	Tegethoff
Burglar	Bas	Peter
Craps	Bas	Heidenbluth
Mensch aergere d.n.	Bas	Sigg
Yathzee	Bas	

<u>Life Versionen:</u>		Preis: 25 DM
Life I	MP	
Life VI	MP	Sigg
Life V2	MP+	Wassermann
Life V3	Bas+	
Life V4	Bas+	Loersch

<u>Schach:</u>		Preis: 64 DM
Basic-Schach	Bas	Deckhut
Ploy	Bas+	Tegethoff
Sargon I	MP	Wassermann
Woelfe und Schafe	Bas	Sigg

<u>Rubic's Cubes</u>		Preis: 28 DM	Demos 2:	Preis: 19 DM
Rubic's Cube I	MP+	-----	Kaleidoskop	HP Wassermann
Rubic's Cube II	Bas		Lissayous	Bas Tegethoff
Rubic's Cube III	Bas	Sigg	Mandala	Bas Wassermann
Zauberwuerfel	Bas+	Deckhut	Patterns on Screen	Bas Tegethoff

<u>Labyrinthspiele:</u>		Preis: 54 DM	Demos 3:	Preis: 20 DM
3D Labyrinth	Bas		Indata Demo	Bas+
3D Labyrinth	Bas	Peter	Noise Movie	Bas+ Zahner
3D Labyrinth	Bas	Arnold		
Das Gewoelbe	Bas+	-----	Demos 4:	Preis: 20 DM
Irrgarten	Bas	Schall	Foto-Fax-Bilder 120 KB	Sicking
Labyrinth	Bas	Schall		
Quintimaze	Bas	Wassermann		

<u>Demos:</u>		Preis: 14 DM
Demos I:		
Bier	Bas	-----
DAI PC	Bas	Heidenbluth
DAI-Time	Bas	-----
Der Hund	Bas	-----
Graphik-Demos	Bas	Sigg
Nur fuer Erwachsene	Bas	-----
Sektglas	Bas	

Alle Programme gibt es auch auf MDCR gegen einen Aufpreis von 10 DM

Bei Bestellungen die Portopauschale von 2 DM nicht vergessen  
Bei Nachnahme gibt es einen Preisaufschlag von 4 DM!

Zubehörbestellungen bei  
Matthias Grund Sinsheimerstr. 17 6700 Ludwigshafen

ROM - Listing	DM 55.-	Hardwaremanual ohne Schaltpläne	DM 50.-
Schaltpläne	DM 25.-	Hardwaremanual mit Schaltplänen	DM 65.-
Clubordner	DM 10.-	Deutsches Handbuch mit Ordner	DM 40.-
Jahresgesamtausgabe 1982 ohne Ordner			DM 20.-
Jahresgesamtausgabe 1983 ohne Ordner			DM 30.-
Jahresgesamtausgaben 1982 und 1983 mit Ordner			DM 50.-

Bei Bestellungen die Portopauschale von 3 DM nicht vergessen  
Bei Nachnahme gibt es einen Preisaufschlag von 5 DM!

Konto:

DAInamic Personal Computer User Club Deutschland e.V.  
Postscheckamt Ludwigshafen Postscheckkontonummer 1752 15-670  
Bankleitzahl 545 100 67

Do you need instructions (Y/N) ?

Copyright 1982 by Marco van Meeßen, 5090 Leverkusen 1

Welcome in the house of horror !

You are captured in the house of horror and there is no possibility to escape.  
 Horrible monsters follow you more or less (depending on the playing level).  
 Your only weapon is a shovel. Dig holes and shut them when a monster falls into such a hole, to save your life. The monster will fall down to the floor below. There are three kinds of monsters (1,2,3). A monster 1 is dead, if it falls down one floor, a monster 2 must fall down two floors, a monster 3 three floors.  
 So, to kill a monster 3 you must dig three holes, exactly one beneath the other.  
 You can jump through a hole without danger.  
 If a monster hangs in a hole, you can not pass the hole, but another monster can !  
 The air in the house is limited. If it runs out, the game is finished. You can see the remaining air at the top of the screen.



TITELBILD

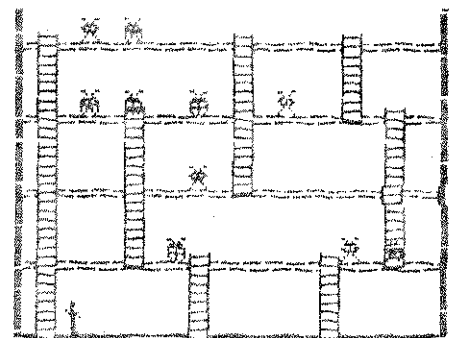
Copyright 1982 by Marco van Meeßen, 5090 Leverkusen 1

You can not dig two holes, which overlap. So you must shut the hole first, to dig another one a little displaced (e.g. to get a monster 2).

You control the man with the cursor keys, stop him with "0", open a hole with "8" and shut a hole with "9", the program will notice the pressed key and execute it as soon as possible.

monster :	1	2	3
Points :	10	20	30

SCORE 00000 HIGHSCORE 00000



BILDSCHIRMAUSDRUCK STUFE 4

SEITE 3 *-Reis wieder die Monte gereicht.*

Copyright 1982 by Marco van Meeßen, 5090 Leverkusen 1

Please choose the playing level :

- 1) Beginner
- 2) advanced gambler
- 3) Professional gambler
- 4) hero

## 1. Allgemeines =====

DAInaedit ist ein Programm zum komfortablen Editieren von Basic-Programmen auf dem DAI-Personal-Computer. Das Programm ist vollstaendig in Maschinensprache geschrieben und benoetigt daher selber relativ wenig Speicherplatz.

Als externe Speichermedien werden der Audio-Cassettenrecorder und der Mini-Digital-Cassettenrecorder unterstuetzt. Zur Ausnutzung der Druck-Funktionen des Editor ist ein Drucker mit RS232-Schnittstelle erforderlich.

Neben den Editierungsmoeglichkeiten des DAI bietet der Editor eine Vielzahl weiterer Moeglichkeiten wie

- direktes Laden eines Programmes von Audio-Cassette oder von DCR-Cassette in den EDIT-Puffer
- verschieben )  
kopieren )-- von Programmteilen  
loeschen )
- wahlweise automatische Zeilennummerierung mit jederzeit frei wahlbarer Anfangsnummer und Schrittweite
- seitenweises 'Umblaettern' des editierten Programmes in Richtung Programmanfang und Programmende
- Sprung des Cursors an das Zeilenende  
an den Zeilenanfang  
an den Programmanfang  
an das Programmende  
von jeder beliebigen Programmstelle aus
- Herausnahme eines Programmteiles aus dem Hauptpuffer in einen 2.Puffer zum schnelleren Editieren (wichtig bei groesseren Programmen) und anschliessende Zueruecknahme des geaenderten Teiles in den Hauptpuffer
- Sprung von jeder beliebigen Programmstelle des Hauptpuffers aus in den 2.Puffer um hier einen neuen Programmteil einzugeben und anschliessendes Einfuegen des neuen Teiles an die Stelle des Hauptpuffers an der der Cursor stand
- nachladen eines Programmteiles an das Programmende im Hauptpuffer oder in den 2.Puffer
- Benutzung eines Tabulators mit max. 15 Positionen wobei die Anzahl der benutzten Positionen und die Positionen selber jederzeit neu definiert werden koennen

- Hardcopy der angezeigten Seite des Puffers an die RS232-Schnittstelle
- renumerieren von Programmteilen bzw. des kompletten Programmes
- eine komfortable Druckroutine mit einer Anzahl von wahlweisen Parametern zur Formulgestaltung (Ueberschrift, Anzahl Druckzeilen pro Seite, fuehrende Leerstellen u.s.w.)
- suchen und ersetzen eines Wortes ab Cursor-Position, gezielt im Einzelschritt oder komplett bis zum Programmende
- kompilieren des Programmes mit der Moeglichkeit das kompilierte Programm anschliessend (mit den Fehlerhinweisen) wieder in den EDIT-Puffer einzulesen
- anzeigen des momentanen Puffer-Status (Anzahl verfuegbare, belegte, freie Byte)

Ausser der Startadresse des Programmes und der Adresse zum Wiedereinlesen eines kompilierten Programmes braucht der Benutzer sich keine zusaetzlichen Kommandos oder Adressen zu merken, da er ueber Auswahl-Menues bzw. Abfragen durch das Programm gefuehrt wird. Die zusaetzlichen Moeglichkeiten beim Editieren koennen jederzeit, durch Auswahl der entsprechenden Hauptfunktion, angezeigt werden.

Programmbeschreibung für

\*\*\* DAInadress \*\*\*

ein Programm zur Adressverwaltung

Kurzbeschreibung :

--- Suche nach folgenden Kriterien :

- 1.) Vorname
- 2.) Name
- 3.) Wohnort
- 4.) Geburtsjahr
- 5.) Geburtstage im Monat X
- 6.) Zusatzinformation

--- 140 Adressen pro Daten-File verarbeitbar

--- Steuerung MDCR vom Programm aus

--- Umlaute

--- Alphabetisches Sortieren der Namen

--- Ausgabe eines alphabet. Kurzverzeichnisses

--- Umschaltung von Einzeldruck / Dauerdruck

--- Umschaltung auf externes Druckformat



## Beschreibung :

### 1.) Programm laden bzw. abspeichern.

---

Eine Datei besteht aus 2 Files (Teil 1 / Teil 2).  
Es ist darauf zu achten, daß immer zuerst Teil 1  
geladen wird.

Fehlermeldungen die vom MDCR erzeugt werden,  
werden unterdrückt, d.h. führen zu keinem Abbruch  
des Programms. Solche Fehlermeldungen, die zum  
Beispiel durch Ankommen am Bandende oder durch  
ein offenes Kassettenfach zustande kommen,  
werden durch 'Ladefehler' angezeigt. Der Lade-  
bzw. Abspeichervorgang muß wiederholt werden.

Es können mehrere Dateien hintereinander ein-  
gelesen werden, sofern die Anzahl der Adressen  
von 140 nicht überschritten wird.

### 2.) Adresseingabe :

---

Ist zu jedem Zeitpunkt vom Menue in einfacher Weise  
über eine Eingabemaske durch <A> möglich.

### 3.) Steuerung MDCR :

---

Vom Menue aus durch <C>.  
(SKIP, REWIND, LOOK, VERIFY)

### 4.) Suchen nach einem bestimmten Kriterium :

---

Es können alle Adressen ausgegeben werden,  
die dieses Kriterium beinhalten. (z.B. Vorname, Name  
usw.). Dies kann im Einzeldruck oder im Dauerdruck  
geschehen.

Einzeldruck :

---

Die erste Adresse mit dem angeführten Kriterium  
erscheint. Sie kann jetzt ausgedruckt, gelöscht  
oder geändert werden (Oder Sprung zum Menue).  
Durch drücken von 'N' (nein), wird die nächste  
Adresse ausgegeben.

Nachdem alle Adressen (mit d. Kriterium) abgefragt  
wurden, erscheint die Meldung 'Durchlauf beendet'.  
Durch drücken einer beliebigen Taste gelangt  
man zum Menue zurück.

#### Dauerdruck :

Vom Menue aus kann durch drücken von '<E>' auf Dauerdruck umgeschaltet werden. Jetzt werden alle Adressen, die ein vorher ausgewähltes Kriterium beinhalten, im Dauerdruck auf Bildschirm und Drucker ausgegeben.

#### 5.) Alphabet. Sortieren :

Vom Menue aus durch '<P>'. Die Adressen werden nach dem Nachnamen alphabetisch sortiert. Diese Sortierfunktion muß jedoch nur einmal ausgeführt werden, da beim anschl. 'SAVEN' die Adressen in alphabet. Reihenfolge abgespeichert werden.

#### 6.) Alphabet. Kurzverzeichnis :

Name und Vorname werden in alphabet. Reihenfolge im Einzeldruck ausgegeben. Durch Drücken der Space - Taste wird auf die jeweils nächste Adresse weitergeschaltet. Durch 'M' kann zum Menue gesprungen werden. Ein arbeiten im Dauerdruck ist ebenfalls möglich.

#### 7.) Durchsehen :

Alle Adressen können im Einzeldruck (oder auch Dauerdruck) durchgesehen werden. Ein Ausdrucken, Löschen oder Ändern ist möglich.

#### 8.) Dauerdruck :

Vom Menue aus durch '<E>' umschaltbar. Siehe auch unter 4.).

#### 9.) Externes Druckformat :

Wenn auf das externe Druckformat umgeschaltet wurde, ist es möglich den Ausdruck nach einem zweiten, von Ihnen angefertigten Format vorzunehmen. Dieses Format muß zuvor zwischen den Programmzeilen 4000 u. 5010 abgelegt werden. So ist es möglich, den Ausdruck an verschiedene Adresstiketten etc. anzupassen. Siehe Beispiel in den Zeilen 4030 BIS 4090 .

Auch ganze Rundschreiben können hier erstellt werden, bei denen die individuellen Daten an jeder Stelle des Schreibens eingesetzt werden können. Sollen z.B. an einer Stelle Vor- u. Zuname erscheinen, setzt man in die Druckroutine (zwischen Zeile 4000 und 5010) an der entsprechenden Stelle einfach die Variablen ' VORNAME\$ ' und ' NAME\$ ' ein.  
 (Beispiel: 4000 PRINT"An ";VORNAME\$;" ";NAME\$  
 4010 PRINT"wohnhaft in ";ORT\$;" geb. am ";GEBURTSTAG\$ )

#### 10.) Umlaute :

Umlaute werden erzeugt wie folgt :

SHIFT - CTRL +	a	→	ä
	A	→	Ä
	o	→	ö
	O	→	Ö
	u	→	ü
	U	→	Ü
	s	→	ß
	S	→	ß

#### 11.) Beispiel :

Alle Adressen derjenigen Personen, die 1982 den 50. Geburtstag feiern sollen ausgedruckt werden :

- 1.) Dauerdruck ' EIN' ---> <E>
- 2.) Suchen (Geburtsjahr) ---> <G>
- 3.) Anzeige :  
 Das Geburtsjahr ist ? : 1932 <RETURN>  
                           I  
                           I  
                           (1982-50=1932)
- 4.) Es folgt der Ausdruck der gesuchten Adressen.

Seit einiger Zeit arbeite ich mit diesem Programm für die Verwaltung in einem Verein wobei sich das Programm gut bewährte und ein erhebliche Arbeitserleichterung mit sich brachte. (Erstellen von Listen der Jubilare, Rundschreiben, etc.). Auch für kleinere kommerzielle Aufgaben könnte es Verwendung finden.

## SONDARBEITEN

An der Softwarefront hat sich wieder etwas getan in der letzten Zeit. Wir haben nun eine weitere, sehr leistungsfähige Sammlung mathematischer Programme - Mathematik 3 -, und eine brandneue Spielersammlung - Spiele 14 - g die Mathematikprogramme stammen in erster Linie von Herrn M. Sieber, die Maßstabauswertung, die bereits in einer der letzten Ausgaben der Clubzeitung angeklündigt und vorgestellt wurde, stammt von Herrn Kietzmann und die Peano-Programme sowie sämtliche neue Spiele von Herrn Klaskala.

Inhalt "Mathematik 3" : Fourieranalyse, Mathesammlung, Nullstellen, Differentialgleichungen, Matrizenrechnung, Maßstabauswertung, Peano-Kurve und 3D-Peano-Kurve  
Preis: 65,- DM

Inhalt "Spiele 14" : 3D-Labyrinth, Roboter, Blockade, Mondfangung, Reaktionstest  
Preis: 45,- DM

### 3D-LABYRINTH:

Es handelt sich hierbei nicht um eins der vielen Labyrinthspiele, wie Sie sie bisher gewohnt sind. Hier heißt 3D nicht einfach 3-dimensionale Darstellung eines ebenen Labyrinths, sondern es ist auch selbst 3-dimensional. Sie können dabei Ihr Ziel sogar auf dem Kopf stehend suchen, und wenn Ihnen beim Drehen um 3 Achsen ganz schwindelig geworden ist, so kann man ja auch noch ein wenig mögein...

Das Labyrinth kann beliebig groß gewählt werden, von 2.30000 (9) Quaderhänge.

### ROBOTER:

Im NODE 2 wurden Sie von "Robotern" verfolgt, die Sie fressen wollen. Auf der Flucht werden Sie von Hindernissen behindert, die aber auch die Roboter an der Verfolgung hindern. Hin und wieder ändert der Bildschirm eine bestimmte Zeit lang seine Farbe; in dieser Phase können Sie dann die Roboter verfolgen und ausschalten. Wieviel Roboter und Hindernisse Sie wollen, können Sie vorher eingeben. Man kann dieses Spiel also in vielen Variationen spielen. Den Schwierigkeitsgrad können Sie ebenfalls vorher festlegen - von ihm hängt z.B. folgendes ab: die "Intelligenz" der Roboter / die Haeufigkeit und die Dauer der Phasen, in den Sie die Roboter ausschalten können / die erreichbare Punktzahl.

Gewinnen haben sie, wenn Sie alle Roboter ausgeschaltet haben. Je weniger Roboter noch da sind, desto schneller wird das Spiel.

### BLOCKADE:

Hier werden Sie von Robotern verfolgt (im NODE 2), die Sie nicht fressen, sondern versuchen, Sie von allen Seiten so einzumauern, daß Sie sich nicht mehr bewegen können. Am Anfang verfolgt Sie nur ein Roboter, aber es können immer wieder neue hinzu. Es gibt natürlich auch Hindernisse, die Sie sowohl bei der Flucht behindern, als auch vor den Robotern schuetzen.

Damit das ganze etwas komplizierter wird, werden Sie - wenn Sie sich laengere Zeit nicht bewegen - von plotzlich neben Ihnen auftauchenden Hindernissen eingemauert. Dies kann auch sehr nuetzlich sein, weil man auf diese Weise einen Schutzwall aus Hindernissen "bauen" kann.

Es gibt also verschiedene Strategien, um den Robotern zu entkommen. Ziel des Spiels ist es, sich solange wie moeglich gegen moeglichst viele Roboter zu wehren. (Es ist durchaus moeglich, sich beliebig lange vor den Robotern zu schuetzen.)

### REAKTIONSTEST:

Das Programm mißt Ihre Reaktionszeit und macht freche Bemerkungen zum Ergebnis.

## MONDLANDUNG:

Dieses Programm simuliert eine Landung auf dem Mond (oder auf irgend-einem anderen Planeten, wenn man die Gravitation aendert). Bei Beginn des Spiels kommt man zu einem Menue, mit dem man (falls erwuenscht) die vorgegebenen Werte von Anfangshoeh, anfangsgeschwindigkeit, Raketenmasse, Treibstoffvorrat, Gravitation, usw. aendern kann. Waehrend des Flugs werden dauernd die momentanen Werte von Hoeh, Geschwindigkeit, Treibstoffvorrat und Treibstoffverbrauch angezeigt.

Mit dem Paddle wird der Schub (bzw. Treibstoffverbrauch) geregelt. Man kann sogar blind (ohne Bildschirmaezeige) landen, da durch Hoeh und Geschwindigkeit die Tenhoeh zweier Ioene gesteuert wird ! Ziel des Spiels ist eine moeglichst "weiche" Landung. (Berechnungen ohne Bew(a)ehr!)

Beschreibung der neuen Mathesprogramme:

\*\*\*\*\*

### Fourieranalyse

Mit Hilfe der Fourieranalyse kann ein beliebiges periodisches Signal in eine Reihe von Sinus- und Kosinusschwingungen zerlegt werden, die dann mit der normalen Filtertheorie bearbeitet werden können. Neben drei verschiedenen Arten der Bestimmung der Koeffizienten bietet das Programm die Möglichkeit, die DGL eines Filters einzugeben. Sowohl Eingangs- als auch Ausgangssignal können mit bis zu 30 Oberschwingen geplottet werden, als Sinus- und Kosinuskoeffizienten, als Betrag und Phase oder als Amplitudenspektrum abgerufen werden. Ausserdem kann der Frequenzgang der DGL geplottet werden.

### Mathesammlung

Zur Auswahl stehen hier drei verschiedene Verfahren zum Lösen von normalen Gleichungssystemen, eines für komplexe Gleichungen, sowie Näherungsverfahren für sehr grosse und für überbestimmte Systeme. Ausserdem sind einige Algorithmen aus der Wahrscheinlichkeitsrechnung und der Matrizenrechnung enthalten.

### Nullstellen

Neben dem Newton- und dem Bairstowverfahren für Polynome, die auch komplexe Nullstellen berechnen können, gibt es drei Verfahren für beliebige Funktionen und die Cardano-Methode für Polynome vom Grad n=3.

### Differentialgleichungen

Dieses Programm ist hauptsächlich für die Anwendung in der Filtertheorie gedacht. Es löst Differentialgleichungen der Form:

$$b_n x^n + b_{n-1} x^{n-1} + \dots + b_1 x + b_0 = f(x)$$

$$a_n x^n + a_{n-1} x^{n-1} + \dots + a_1 x + a_0$$

Es plottet Ein- und Ausgangssignale, berechnet Funktionswerte, die Polstellen des Filters, die Übertragungs- und die Greensche Funktion.

### Matrizenrechnung

Es können alle denkbaren Rechnungen mit Skalaren, Matrizen und Vektoren ausgeführt werden, z.B. Multiplikation, Addition und Subtraktion, Invertierung, Determinante und Transposition einer Matrix, Skalarprodukt, Kreuzprodukt und einiges mehr.

### 3D-PEANO-KURVE:

Ein raemliches Gegenstueck zur Peano-Kurve. Hier werden nicht Quadrate geviertelt, sondern Mierfel geachtet. Die Verbindungslinie der Wuertel ist dann ein dreidimensionales Gebilde.

## DRUCKERINTERFACE

Mit diesem einfachen Interface ist es möglich, einen Drucker an den DCE-Bus anzuschließen auch wenn bereits eine Floppy benutzt wird.

Die IC's 1 und 2 sind 4-Bit-Vergleicher und sind zur Adress-codierung eingesetzt.

Liegt die an den DIL-Schaltern eingestellte Adresse am DCE-Bus, so werden die Bus-treiber durchgeschaltet.

Die Daten- und Steuerinformationen liegen nun am Drucker.

an alle Tüftler \* an alle Tüftler \* an alle  
=====

Hier sollte die Zeichnung für die gedruckte Schaltung zur obigen Interface abgebildet werden, leider ging der Plan in der Redaktion verloren.

Wir bitten deshalb für die nächste Ausgabe um eine reprofähige Zeichnung der Platine.

Stückliste Bauteile:

IC 1+2 = 2 \* 74LS85  
N1-N11 = IC 3-6 = 2 \* 74LS126  
S1-S8 = 1 \* DIL-Schalter 8pol.  
R1-R8 = 8 \* 2.7KOhm

Die beste Lösung wird mit unserem Programm "Fast Graf Text" prämiert.

Also dann mal an die Arbeit .

=====  
Tüftler \* an alle Tüftler : an alle Tüftler

Stefan Goller  
 Buschweg 14  
 53007 Meckenheim-Merl

Dinamic pc. User Club  
 Postfach 32

5441 Ulmen

Betr.: Platinenlayout

Liebe Redaktion,

Ich möchte Euch meinen Vorschlag für einen Platinenentwurf vorstellen.

Statt der vorgeschlagenen 3 IC's SN 74LS126 verwende ich 2 IC's des Typs SN 74LS367 und eine Invertierstufe (T1,R10) für das Enable Signal.

Meinen Erfahrungen nach ist es weiterhin notwendig, die Bauteile C5 und R15 vor den Strobe Eingang des Druckers zu schalten. Die drei Leuchtdioden dienen der Funktionsüberwachung. R9 legt den EXPRES Eingang des Computers auf 5 Volt. Da man die 34-polige Buchse, die in den DCE-Bus Schacht des Computers passen würde, anscheinend nicht oder nur zu einem sehr hohen Preis bei DAI Deutschland erhalten kann, bin ich dazu übergegangen, nur noch 16-polige Steckverbinder zu verwenden. Diese und auch die zugehörigen IC-Fassungen (DIL 16) sind preiswert zu erhalten.

Ich möchte nur noch auf die Funktion der einzelnen Leuchtdioden eingehen.

-D1 liegt in der Busy-Leitung. Sie leuchtet, wenn der Drucker arbeitet, wenn er ein Deselect-Signal ausgibt oder wenn das Kabel zwischen Interface und Drucker auf einer Seite nicht ordnungsgemäß verbunden ist.

-D2 liegt in der Enable-Leitung der Puffer. Sie leuchtet, wenn das Druckerinterface durch Port B angewählt wird, d.h. wenn das von Port B ausgegebene Signal mit dem an dem DIL-Schalter vorgewählten übereinstimmt.

-D3 liegt in der Strobe-Leitung und leuchtet solange der Computer kein Strobe-Signal ausgibt. Nach einem 'Reset' leuchtet die LED erst dann wieder, wenn in #FE03 ein Wert gepokt wird, der Port C Bit 7 als Ausgang ausweist. Unter Zuhilfenahme von D1 und D3 kann man optisch feststellen, ob zwischen Computer und Drucker ein Datentransfer stattfindet.

Die Fassungen F4 und F5 dienen zur Weiterführung des DCE-Bus an andere Schaltungen. Die noch nicht angeschlossenen Anschlüsse der Fassungen F4 und F5 müssen direkt, also durch Kabel mit den zugehörigen Anschlüssen der Fassungen F1 und F2 verbunden werden.

Das Netzteil habe ich mit auf die Platine gebracht, da davon abzurufen ist, die Stromversorgung des Druckers oder des Computers zu benutzen. Diese Erfahrung machte ich bei einem Experiment mit der Speisespannung des Computers. Nach einer Überbelastung mußte ich den Computer reparieren lassen. Dies läßt sich am einfachsten durch ein externes Netzteil vermeiden.

Nun möchte ich noch die Belegung des DCE-Bus und die der 16-poligen Steckverbinder beschreiben.

33	31	29	27	25	23	21	19	17	15	13	11	9	7	5	3	1
INTR	B1	C3	C1	B3	B5	B7	C5	C7	A7	A5	A4	EXRES	IN7	-5V	+5V	
IN7	B2	B0	C2	C0	B4	B6	D4	C6	A8	A1	A2	A3	NC	EXINT	GND	12V
34	32	30	28	26	24	22	20	18	16	14	12	10	8	6	4	2

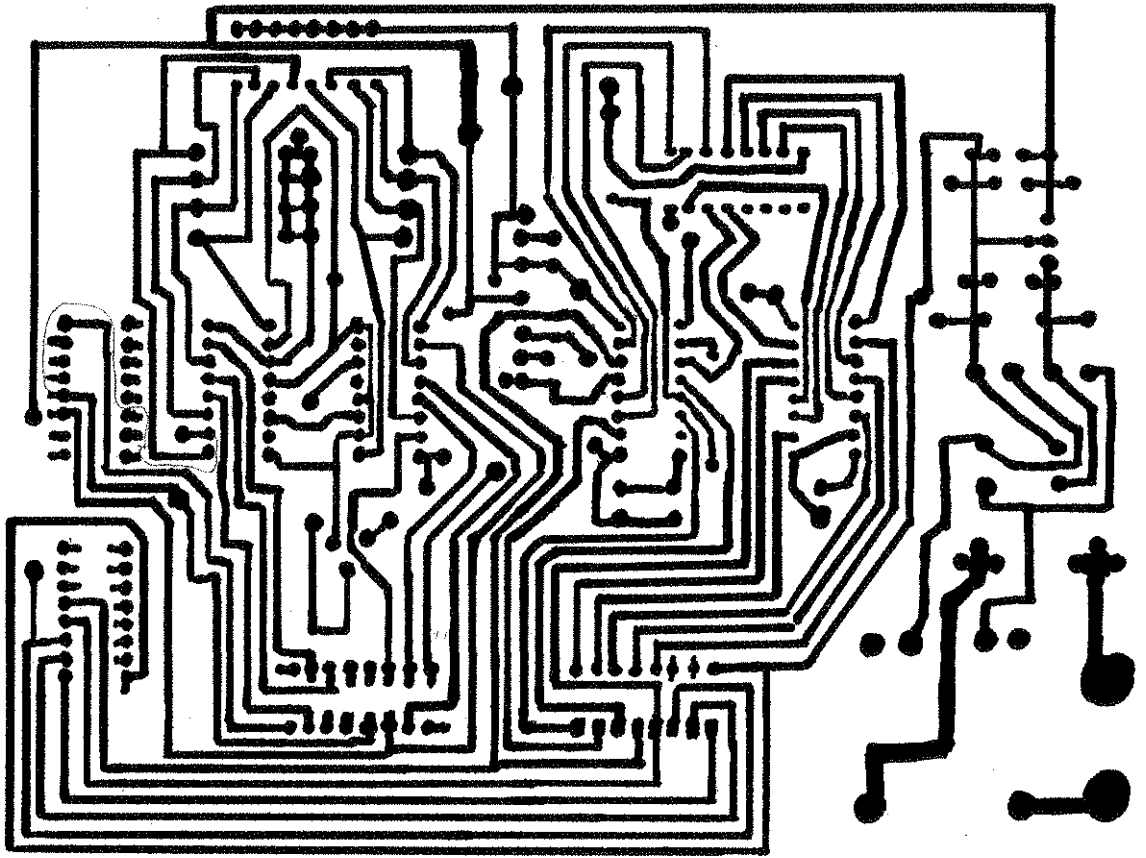
Dies ist der 34-polige Stecker der aus dem DAI pc herausführt. Pin 33 liegt, wenn man von außen auf den Stecker schaut, links oben. Demzufolge liegt Pin 2 rechts unten. Wegen der vorangegangenen Bemerkung würde ich davon abraten die Anschlüsse 1 bis 3 zu beschalten.

Es muß nun die Verbindung zur Interfaceplatine hergestellt werden. Auf dieser stehen zwei mal 16 (also 32) Kontakte zur Verfügung. Wenn Pin 1 und 2 nicht beschaltet werden, kommt man mit dieser Anzahl aus.

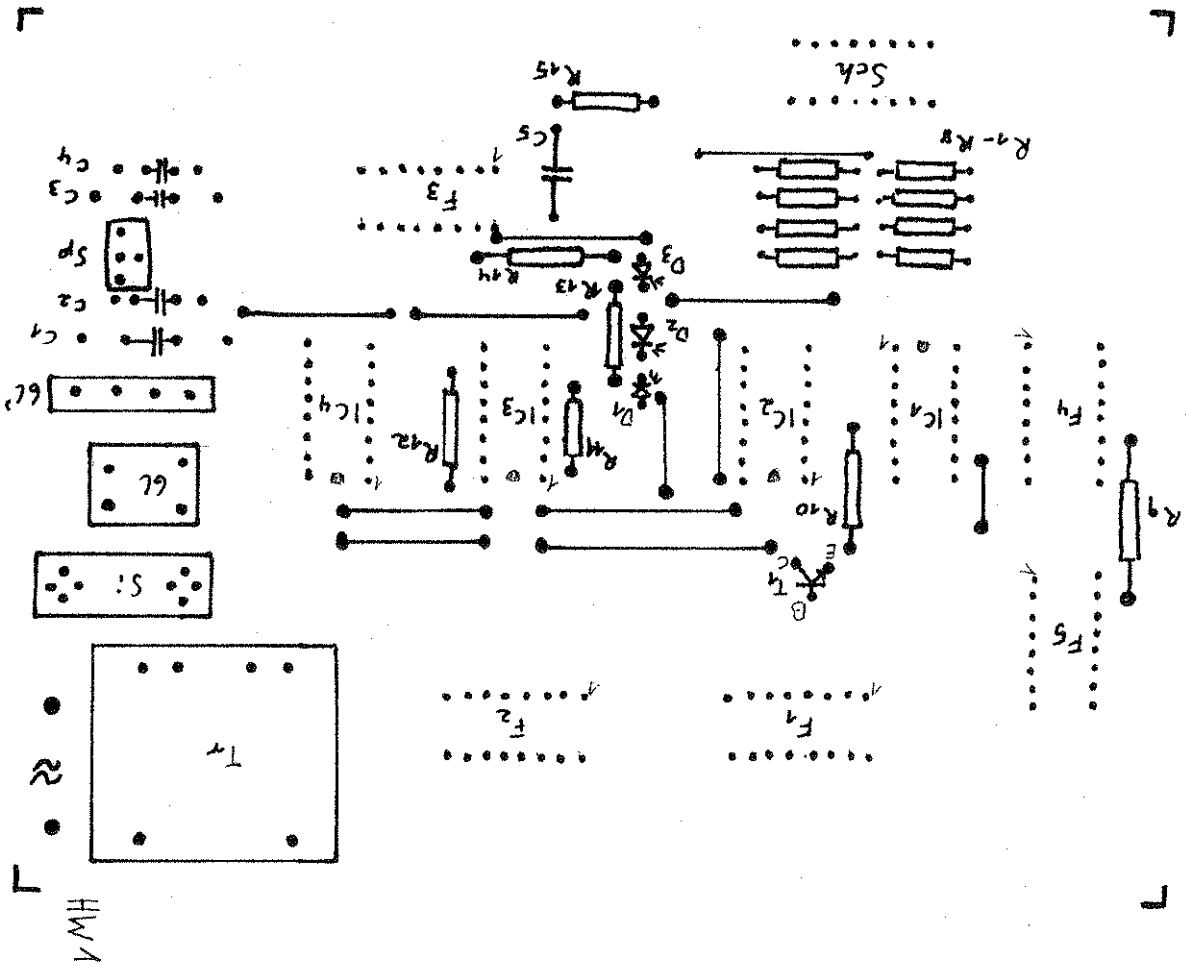
33	31	29	27	25	23	21	19
34	32	30	28	26	24	22	20

17	15	13	11	9	7	5	3
18	16	14	12	10	8	6	4

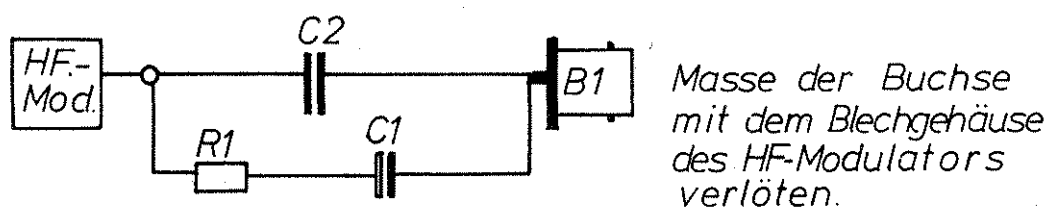
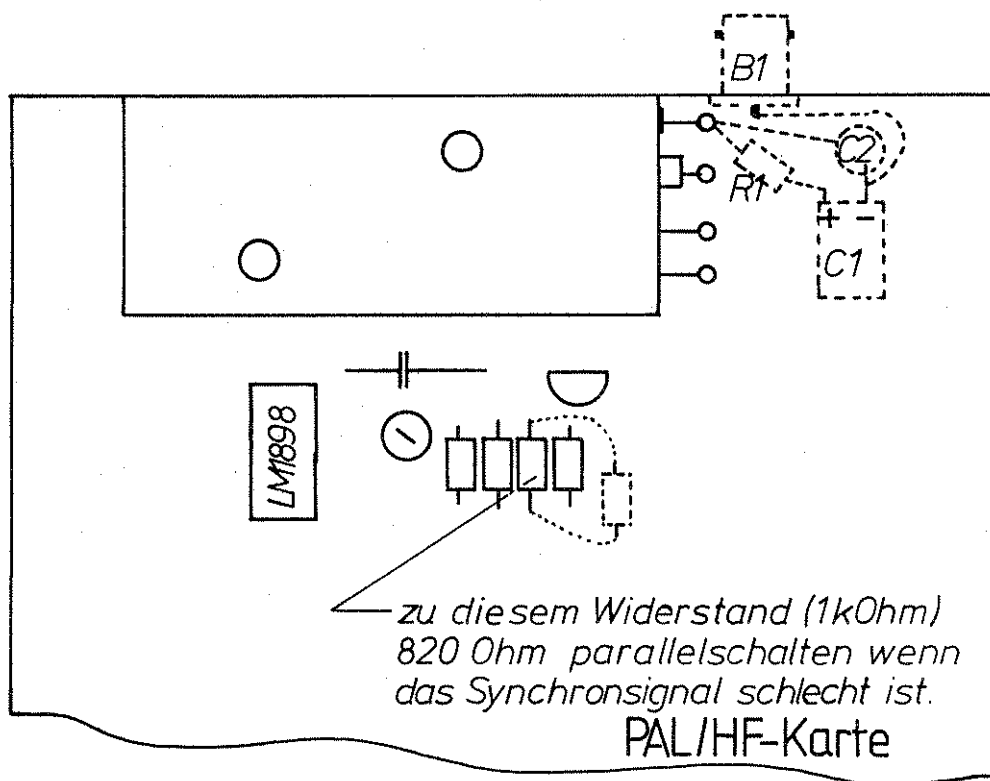
Diese beiden Kästen stellen die Fassungen F1 (der Linke) und F2 (der Rechte) dar. Die Zahlen geben an welcher Kontakt des DCE-Bus mit welchem Anschluss der Fassungen verbunden werden muß. Die Fassungen F4 und F5 haben die gleiche Anschlussbelegung wie die Fassungen F1 und F2. (F5=F2, F4=F1)



Bestückungsplan



# DAI-Videoausgang (FBAS) und Synchronsignalerhöhung



- B1 BNC- oder CYNCH-Buchse
- R1 47 Ohm , 1/4 Watt
- C1 470 $\mu$ F | 16V
- C2 10nF | 63V



## 16 Farben-Charakter in MODE 0

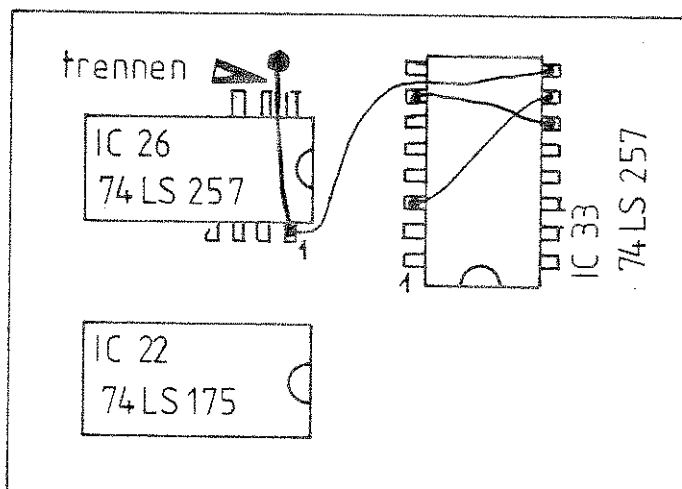
Sie benötigen :

- einen Lötkolben 40 Watt
- eine Sauglötmaschine
- ein scharfes Messer
- ein Stück isolierten Draht

Diese Modifikation ist nur bei den Maschinen der Revisionen 3, 4 und 5 möglich. Bitte achten Sie auf saubere Lötstellen und richtige Trennung der Leiterbahn.

Folgende Arbeiten sind auszuführen:

- Unterbrechung der Leiterbahn gemäß Zeichnung am IC26, 74LS257 Pin1
- Kabelverbindung am IC33 von Pin3 nach Pin10  
von Pin7 nach Pin11  
und von Pin9 nach Pin1 (IC26)



Lötseite

HW4

## Bildstabilisation

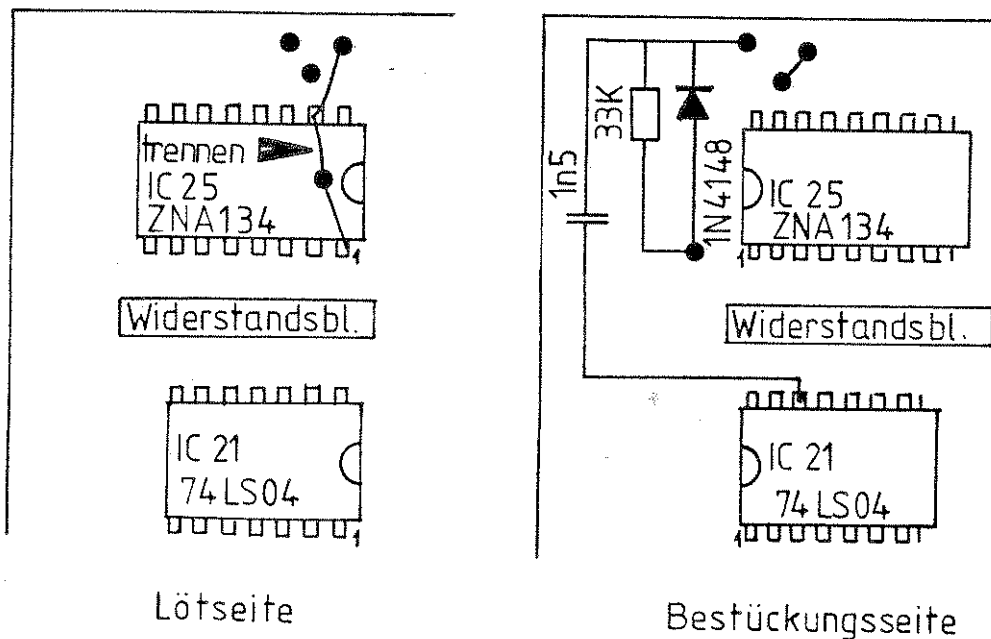
Sie benötigen :

- einen Lötkolben 40 Watt
- eine Sauglötpumpe
- ein scharfes Messer
- ein Stück isolierten Draht
- 1 Widerstand 33KOhm
- 1 Kondensator 1n5
- 1 Diode 1N4148 oder 1N914

Die Modifikation ist nur bei den Maschinen der Revisionen 3, 4, und 5 möglich. Bitte achten Sie auf saubere Lötstellen und richtige Trennung der Leiterbahn.

Folgende Arbeiten sind auszuführen :

- auf der Lötseite der Platine die Trennung gemäß der Zeichnung durchführen
- Kondensator einlöten von Pin 12, IC21 zum Lötunkt neben IC25 (neben der Lötbrücke)
- Widerstand und Diode in Parallelschaltung vom Pin1, IC25 zum gleichem Lötunkt



\*\*\*\*\*  
\* Statische Entladungen beim Berühren der Tastaturumrandung \*  
\*\*\*\*\*

Es ist häufiger festzustellen, daß sich beim Berühren der Tastatur statische Ladungen entladen und den Rechner zum Absturz bringen.

Folgender Vorschlag bringt bei diesem Problem eindeutige Abhilfe :

1. Gehäuseoberteil entfernen
2. die Tastaturumrandung (schwarzes Blech) innenseitig auf der linken Seite (in das Gehäuseoberteil schauend) an der Blechnase (neben RETURN) blankschaben
3. mit starkem Lötkolben 10-15cm langen isolierten flexibeln Draht anlöten
4. Draht am anderen Ende mit Steckverbinder versehen
5. Steckverbinder auf TP6, (Stecklasche rechts oben neben der Tastatur, Minuspol ) aufstecken

Sollten Sie keine Steckerverbinder zu Hand haben, dann löten Sie bitte den Draht an der Stecklasche fest.

Da es sich bei der Durchführung der Arbeiten um einen Eingriff in das Gerät handelt, schauen Sie sich bitte erst die durchzuführenden Arbeiten am Schaltplan ( abgeheftet unter HW 3) an und gehen Sie behutsam vor.

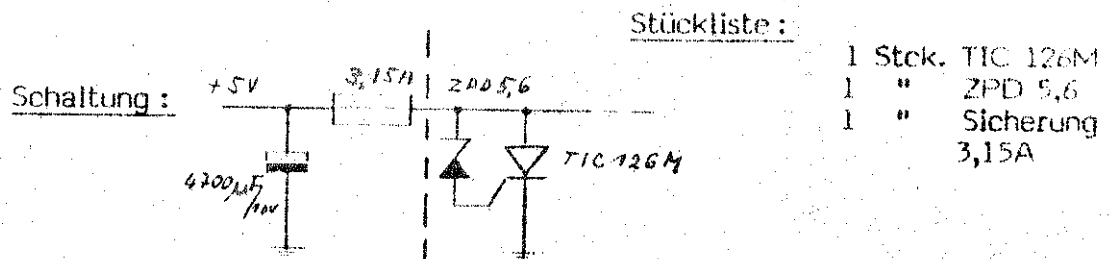
Beachten Sie bitte beim späteren öffnen des Gehäuses den aufgesteckten bzw. angelöteten Draht, damit die Stecklasche nicht versehentliche abreißt.

## Einbau einer Überspannungssicherung in den DAI-Personal-Computer

Bedauerlicherweise ist die +5V-Versorgung des DAI-PC nur gegen Überstrom, nicht aber gegen Überspannung abgesichert. Ein Netzteildefekt kann daher zu katastrophalen Folgen führen, da u.U. +22V auf der +5V-Versorgung stehen können.

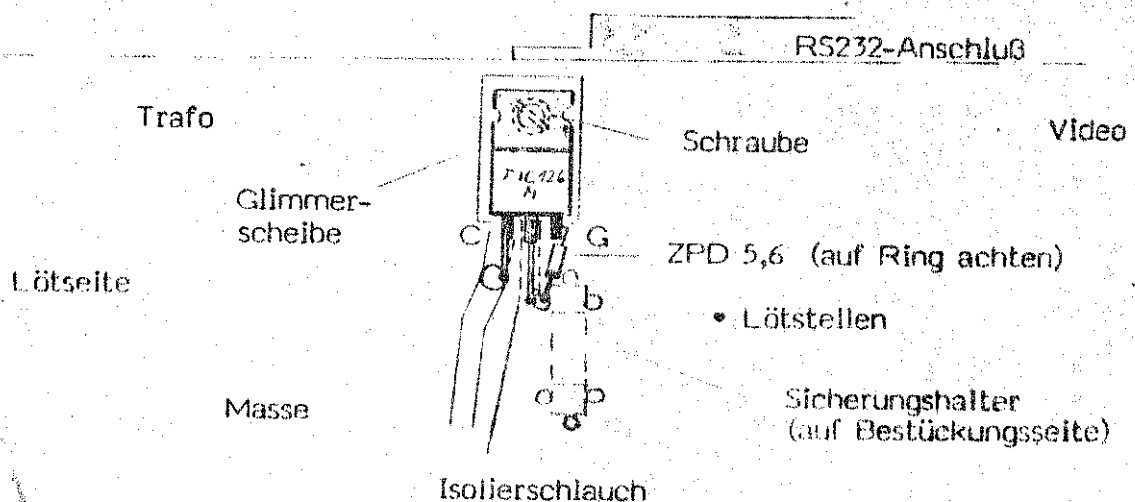
Abhilfe schafft eine sog. Crowbar-Überspannungssicherung, welche die eingebaute Schmelzsicherung zuverlässig zum Ansprechen bringt. Um die Empfindlichkeit der Schaltung zu erhöhen, empfiehlt es sich, die vorhandene träge 4A-Sicherung gegen eine mittelträge 3,15A-Version zu ersetzen. Bei Betrieb externer Hardware (z.B. Mini-DCR) am PC-Netzteil könnte diese Sicherung zu früh ansprechen. In diesem Fall müßte mit einer flinken oder mittelträgen 4A-Sicherung experimentiert werden.

Spricht die Sicherung im Betrieb an, muß vor dem Ersetzen unbedingt die Spannung am "heißen" Ende der Sicherung gemessen werden. Ist diese Spannung höher als ca. 5V, liegt ein Netzteildefekt vor, der vor einer weiteren Verwendung des Geräts beseitigt werden muß.



### Einbau im DAI-PC:

Der Thyristor wird unter Verwendung einer isolierenden Glimmerscheibe auf der Lötseite der Rechnerplatine mithilfe einer der Schrauben der RS232-Buchse befestigt. Die an dieser Stelle vorhandene Plastikschraube wird besser durch eine Metallschraube ersetzt.



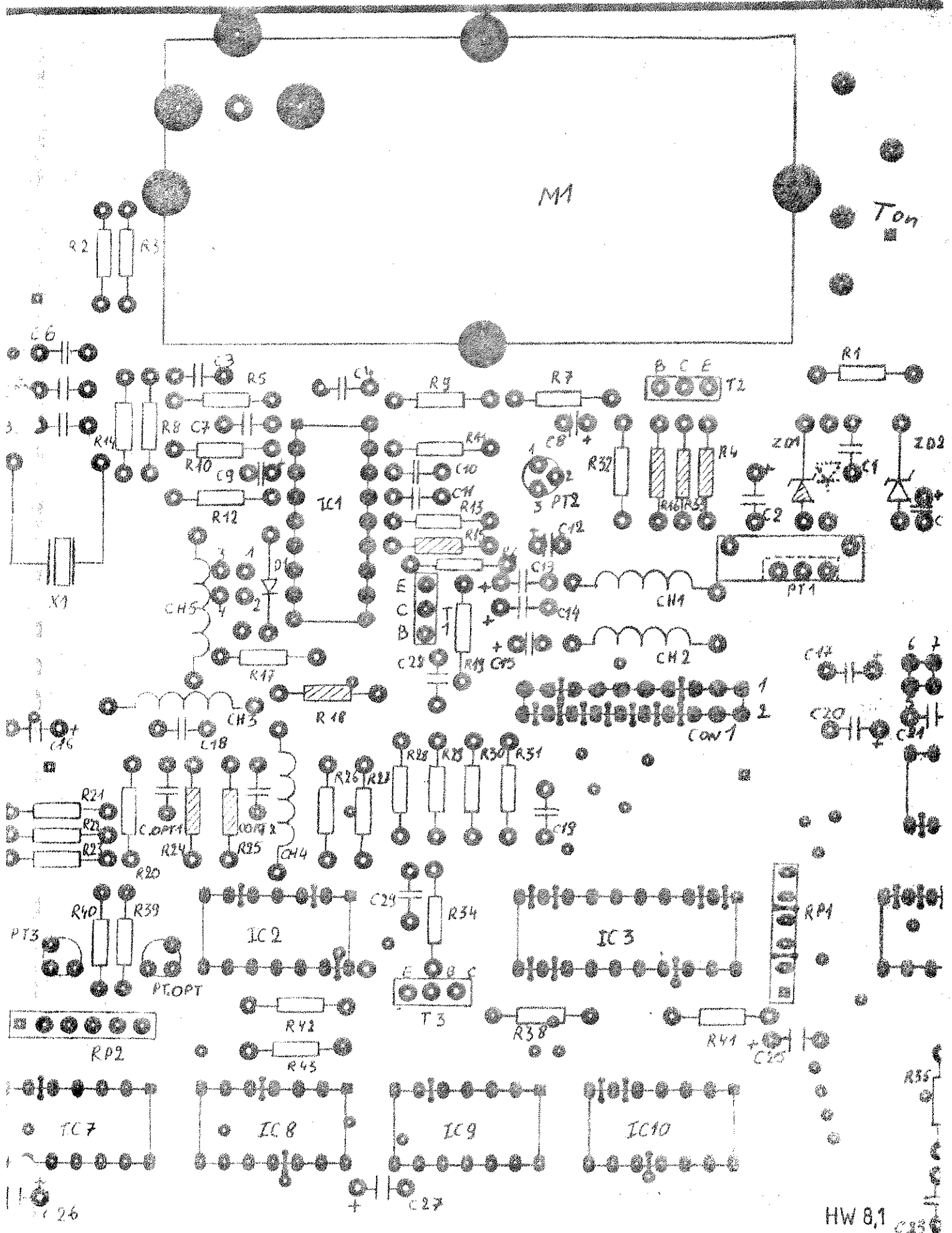
## Umbau der PAL-TV-Karte auf FBAS-Ausgang

Folgende Schritte sind zu unternehmen:

1. Ausbau des Modulators und Einlöten einer Cinch-Winkelbuchse
2. Ändern folgender Widerstandswerte:

R 15	in 2k7
R 16	3k3
R 18	330R
R 24	220R
R 25	220R
R 33	220R
R 4	100R

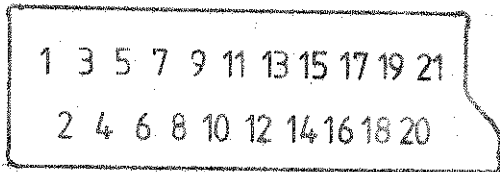
3. Kurzschließen von ZD1
4. Auftrennen des Masseanschlusses von PT1 (Zehngangtrimmer)
5. Anbringen eines 10R-Serienwiderstand im Ausgangspfad (vor Cinch-Buchse)
6. Einstellen des normalen Trimmers in der Nähe des Zehngangtrimmers auf optimale Bildqualität  
Prz
7. Das Tonsignal kann an der bezeichneten Stelle der Platine (s. Bestückungsplan) abgenommen werden, wenn Stereo-Ausgang nicht verwendet werden soll.



HW 8,1 C236

PERITELEVISIONSBUCHSE ~

EUROPANORMANSCHLUSS ◀



RGB-BUCHSE DAI P.C. ◀



ANSCHLUSSBELEGUNG ◀

DAI	PERI	
1	15	ROT
2	11	GRUEN
3	7	BLAU
4	20	SYNC
5	6	AUDIO
6	16 und 8 über je 1kOhm	SCHALT- SPANNUNG
Masse	5 oder 21	

Masse nur einmal anschließen pro Stecker, mehrere Abschirmungen nur auf Pin 21-Peri legen.

\* neu \* nieuw \* new \* nouveau \*

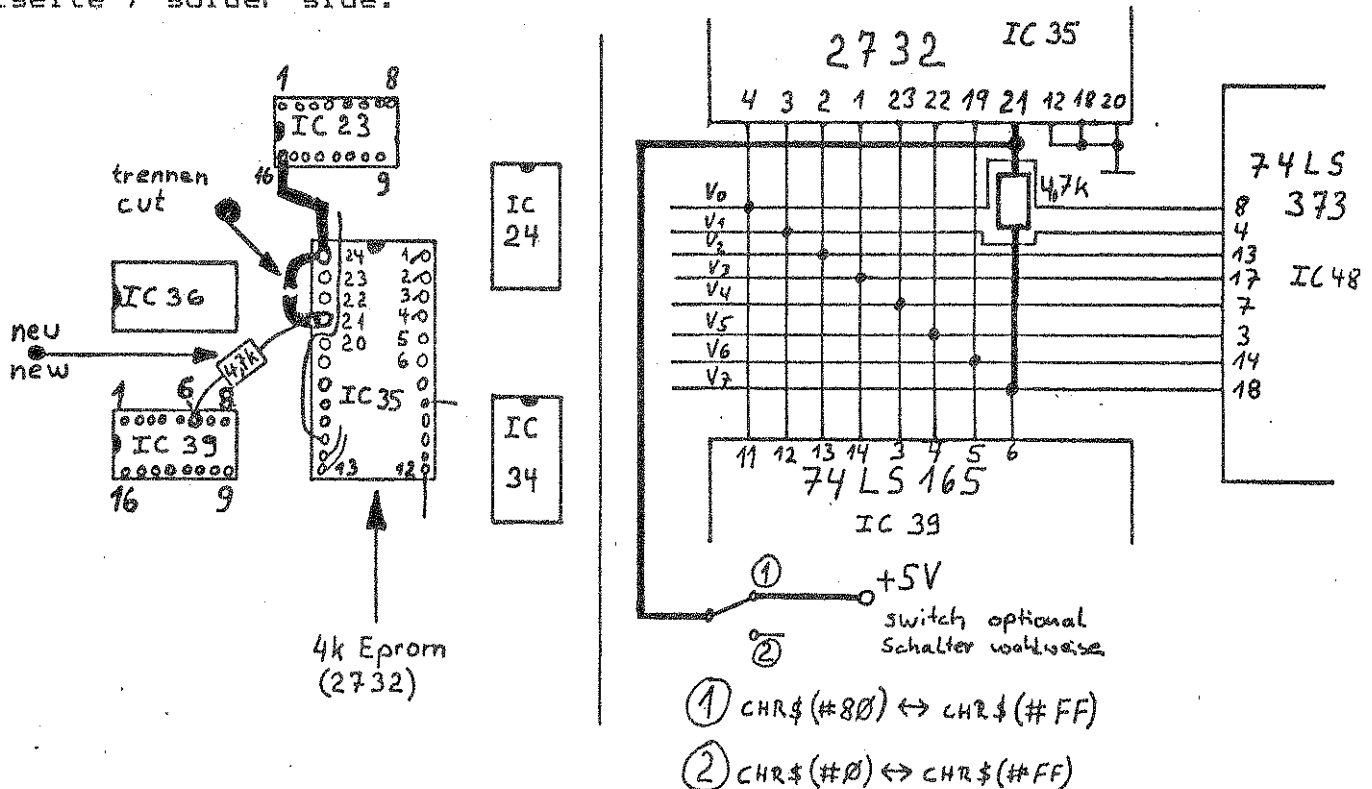
\* 256 \*  
\* Zeichen \*  
\* characters \*

\*\*\*\*\*

Eine kleine Änderung Ihrem DAI-PC ermöglicht die Darstellung von zusätzlichen 125 Zeichen. Es sind lediglich eine Leiterbahn zu unterbrechen, ein 4,7 kOhm Widerstand und ein 4k Eprom einzubauen. Nach diesem Umbau können Zeichen von #0 bis #FF mit dem DAI dargestellt werden.

Just a little change in your DAI-PC permits the display of additional 125 characters. You have to cut a track and to insert a resistor and a 4k eprom. After doing this, characters from #0 to #FF can be displayed with your DAI-PC.

Lötseite / solder side:



Frank Caßebaum  
Grenzstraße 64  
D-2800 Bremen 1  
Tel.: 0421/3 96 23 53



## RESOLUTION CONTROL

Die Anzahl der Zeichen je Zeile auf dem Bildschirm und die Auflösung in den Graphicmodes wird im Screendriver von dem PROM 74S288 (IC 5) und dem 4 Bit-Counter LS193 (IC 12) gesteuert. Dazu liefert der Taktgenerator (IC 1) Taktimpulse an den 4 Bit-Counter, der hier als programmierbarer Frequenzteiler arbeitet und den Screendrivertakt durch einen für jeden Mode festgelegten Wert zwischen 2 und 12 teilt. Die Bitmuster an den Eingängen des Counters, die das jeweilige Teilungsverhältnis festlegen, werden von dem PROM erzeugt und an den zwei Adresseingängen des PROMs ausgewählt. (Bild 1)

Der Screendrivertakt wird für Mode 0 durch 2, für Mode 6/5 durch 3, für Mode 4/3 durch 6 und für Mode 2/1 durch 12 geteilt. Damit stehen am Ausgang des Counters die Anzahl der Bits, die der Zahl der Dots je Zeile auf dem Bildschirm entsprechen.

Die Impulsmuster an den Eingängen des 4 Bit-Counters sind recht komplex und setzen sich aus Zeilensynchron, Zeilenausstast und Bildsynchronimpulsen zusammen (Linesync, Lineblank, Pagesync.) (Bild 2)

Eine solche Bildzeile beginnt mit dem Linesynchronimpuls, der mit der steigenden Flanke den Counter clear. Hinter dem Linesyncimpuls folgen 26 Bits bis zur fallenden Flanke des Lineblankimpulses. In den folgenden 47µs stehen je nach Mode 88 bis 528 Bits die dem Zeileninhalt entsprechen. Am Ende der sichtbaren Zeile folgen 16 Bits, beginnend mit der steigenden Flanke des Lineblankimpulses. Diese Bits am linken und rechten Rand der Bildzeile behalten in allen Modes die gleiche Periode von 275µs.

Die sichtbare Zeilenlänge von 47µs kann am rechten Bildrand, durch ändern des Screendrivertaktes mit P1, justiert werden.

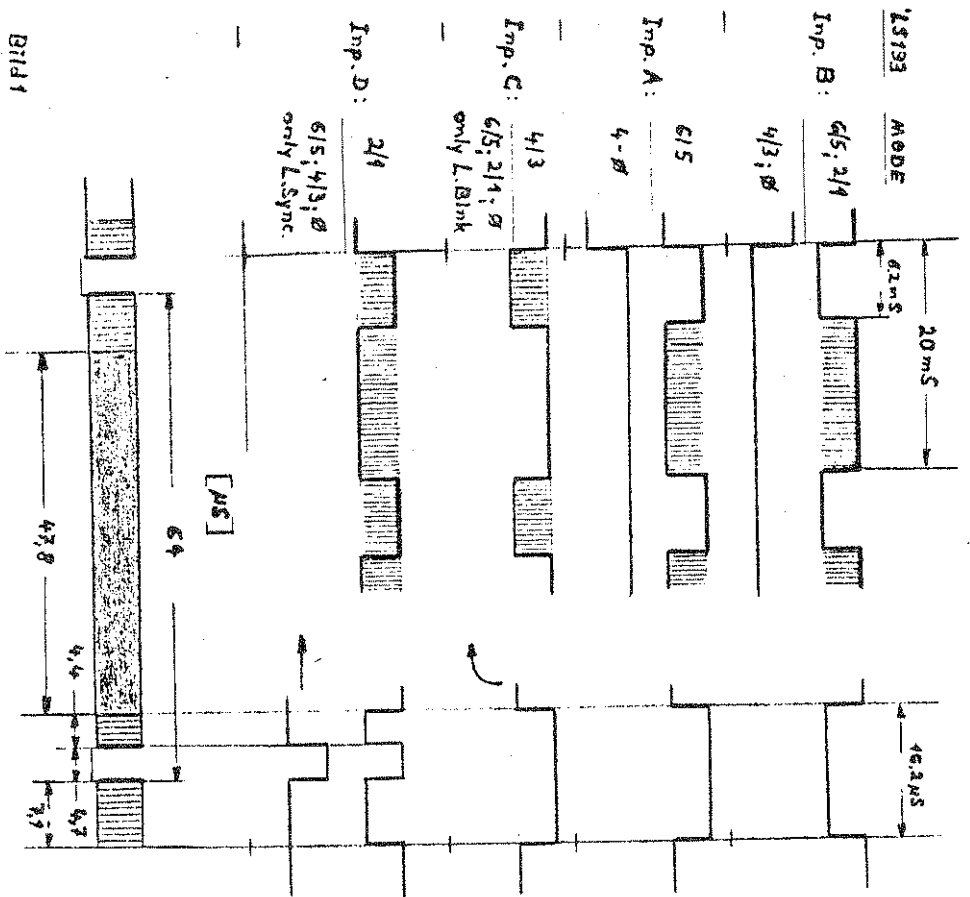


Bild 1

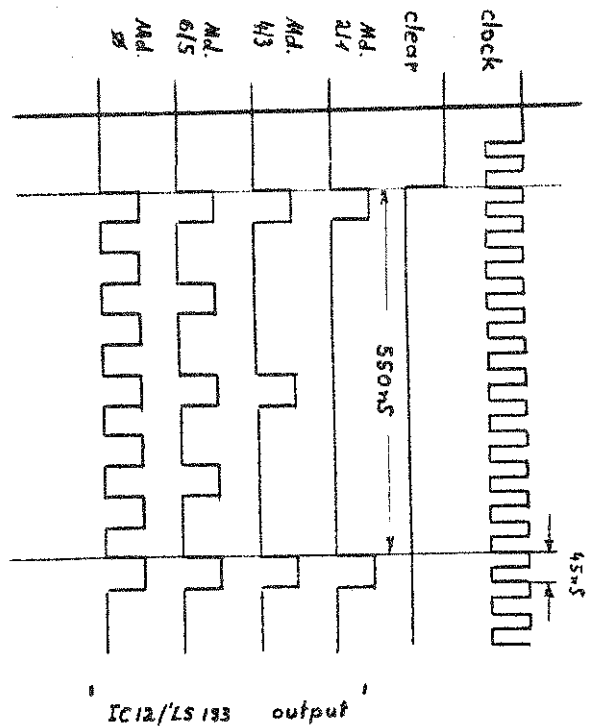


Bild 2

— F. CORSWANDT —  
März 1983

## Verbesserter 16-Farben-ASCII-Modus

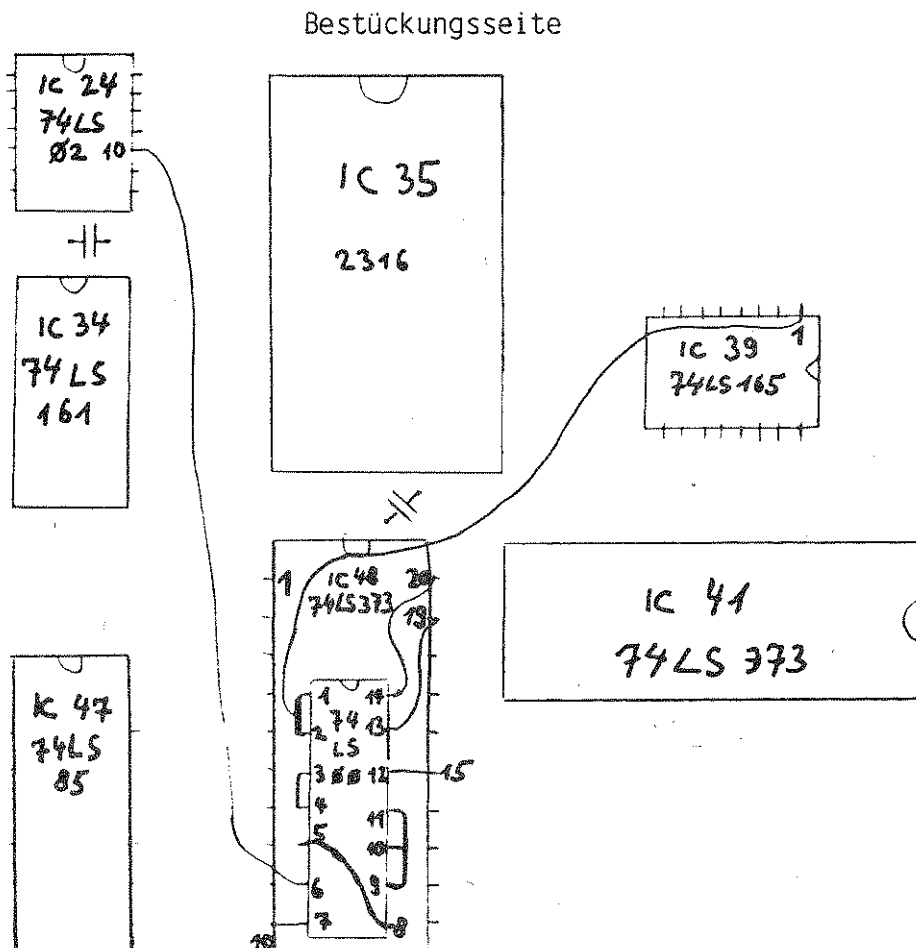
Sie benötigen :

- einen LötKolben 15-30 Watt
- isolierten Schaltdraht
- 1 IC 74LS00

Die Modifikation wurde auf einer Maschine der Reversion 5 durchgeführt um das störende Verhalten des Videointerfaces im obengenannten Modus in bezug auf die Hintergrundfarbe zu korrigieren. Die für eine Bildschirmposition gewählte Hintergrundfarbe zieht sich nun nicht mehr bis zum Ende der Zeile hin, wie es bisher der Fall war. Bitte achten Sie auf saubere Lötverbindungen.

Folgende Arbeiten sind auszuführen :

- Alle Pins bis auf Nr. 7 und 12 des 74LS00 umbiegen
- Das IC 74LS00 so auf dem IC 48 anbringen, das sich Pin 7 des 74LS00 mit Pin 10 des 74LS373 (IC 48), und das sich Pin 12 des 74LS00 mit Pin 15 des 74LS373 verlöten läßt.
- Die Pins 9,10,11 des 74LS00 miteinander verlöten
- Die Pins 8 und 5 des 74LS00 miteinander verlöten
- Die Pins 1 und 2 des 74LS00 miteinander verlöten und eine Verbindung zum Pin 1 des 74LS165 (IC 39) herstellen.
- Den Pin 6 des 74LS00 mit dem Pin 10 des 74LS02 (IC 24) verbinden
- Pin 14 des 74LS00 mit Pin 20 des 74LS373 (IC 48) verbinden
- Pin 13 des 74LS00 mit Pin 19 des 74LS373 (IC 48) verbinden
- Pin 3 und 4 des 74LS00 verbinden



# TMS 5501 MULTIFUNCTION INPUT/OUTPUT CONTROLLER

## 1. INTRODUCTION

### 1.1 DESCRIPTION

The TMS 5501 is a multifunction input/output circuit for use with TI's TMS 8080 CPU. It is fabricated with the same N-channel silicon-gate process as the TMS 8080 and has compatible timing, signal levels, and power supply requirements. The TMS 5501 provides a TMS 8080 microprocessor system with an asynchronous communications interface, data I/O buffers, interrupt control logic, and interval timers.

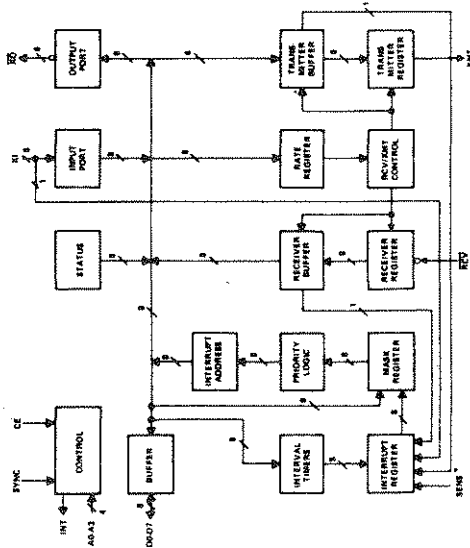


FIGURE 1-TMS 5501 BLOCK DIAGRAM

The I/O section of the TMS 5501 contains an eight-bit parallel input port and a separate eight-bit parallel output port with storage registers. Five programmable interval timers provide time intervals from 64  $\mu$ s to 16.32 ms.

The interrupt system allows the processor to effectively communicate with the interval timers, external signals, and the communications interface by providing TMS 8080-compatible interrupt logic with masking capability.

Data transfers between the TMS 5501 and the CPU are carried by the data bus and controlled by the interrupt, chip enable, sync, and address lines. The TMS 8080 uses four of its memory-address lines to select one of 14 commands to which the TMS 5501 will respond. These commands allow the CPU to:

- .... read the receiver buffer
- .... read the input port
- .... read the interrupt address
- .... read TMS 5501 status
- .... issue discrete commands
- .... load baud rate register
- .... load the transmitter buffer
- .... load the output port
- .... load the mask register
- .... load an interval timer

The commands are generated by executing memory referencing instructions such as MOV (register to memory) with the memory address being the TMS 5501 command. This provides a high degree of flexibility for I/O operations by letting the systems programmer use a variety of instructions.

### 1.2 SUMMARY OF OPERATION

#### Addressing the TMS 5501

A convenient method for addressing the TMS 5501 is to tie the chip enable input to the highest order address line of the CPU's 16-bit address bus and the four TMS 5501 address inputs to the four lowest order bits of the bus. This, of course, limits the system to 32,768 words of memory but in many applications the full 65,536 word memory addressing capability of the TMS 8080 is not required.

#### Communications Functions

The communications section of the TMS 5501 is an asynchronous transmitter and receiver for serial communications and provides the following functions:

**Programmable baud rate** - A CPU command selects a baud rate of 110, 150, 300, 1200, 2400, 4800, or 9600 baud.

**Incoming character detection** - The receiver detects the start and stop bits of an incoming character and places the character in the receive buffer.

**Character transmission** - The transmitter generates start and stop bits for a character received from the CPU and shifts it out.

**Status and command signals** - Via the data bus, the TMS 5501 signals the status of: framing error and overrun error flag; data in the receiver and transmitter buffers; start and data bit detectors; and end-of-transmission (break) signals from external equipment. It also issues break signals to external equipment.

#### Data Interface

The TMS 5501 moves data between the CPU and external devices through its internal data bus, input port, and output port. When data is present on the bus that is to be sent to an external device, a Load Output Port (LOP) command from the CPU puts the data on the  $\overline{XO}$  pins of the TMS 5501 by latching it in the output port. The data remains in the port until another LOP command is received. When the CPU requires data that is present on the External Input (XI) lines, it issues a command that gates the data onto the internal data bus of the TMS 5501 and consequently onto the CPU's data bus at the correct time during the CPU cycle.

#### Interval Timers

To start a countdown by any of the five interval timers, the program selects the particular timer by an address to the TMS 5501 and loads the required interval into the timer via the data bus. Loading the timer activates it and it counts down in increments of 64 microseconds. The 8-bit counters provide intervals that vary in duration from 64 to 16,320 microseconds. Much longer intervals can be generated by cascading the timers through software. When a timer reaches zero, it generates an interrupt that typically will be used to point to a subroutine that performs a servicing function such as polling a peripheral or scanning a keyboard. Loading an interval value of zero causes an immediate interrupt. A new value loaded while the interval timer is counting overrides the previous value and the interval timer starts counting down the new interval. When an interval timer reaches zero it remains inactive until a new interval is loaded.

### Servicing Interrupts

The TMS 8080 provides a TMS 8080 system with several interrupt control functions by receiving external interrupt signals, generating interrupt signals, masking out undesired interrupts, establishing the priority of interrupts, and generating RST instructions for the TMS 8080. An external interrupt is received on pin 22, SENS. An additional external interrupt can be received on pin 32, XI7, if selected by a discrete command from the TMS 8080 (See Figure 4). The TMS 5501 generates an interrupt when any of the five interval timers count to zero. Interrupts are also generated when the receiver buffer is loaded and when the transmitter buffer is empty.

When an interrupt signal is received by the interrupt register from a particular source, a corresponding bit is set and gated to the mask register. A pattern will have previously been set in the mask register by a load-mask-register command from the TMS 8080. This pattern determines which interrupts will pass through to the priority logic. The priority logic allows an interrupt to generate an RST instruction to the TMS 8080 only if there is no higher priority interrupt that has not been accepted by the TMS 8080. The TMS 5501 prioritizes interrupts in the order shown below:

- 1st - Interval Timer #1
- 2nd - Interval Timer #2
- 3rd - External Sensor
- 4th - Interval Timer #3
- 5th - Receiver Buffer Loaded
- 6th - Transmitter Buffer Emptied
- 7th - Interval Timer #4
- 8th - Interval Timer #5 or an External Input (XI7)

The highest priority interrupt passes through to the interrupt address logic, which generates the RST instruction to be read by the TMS 8080. See Table 3 for relationship of interrupt sources to RST instructions and Figures 6 and 8 for timing relationships.

The TMS 5501 provides two methods of servicing interrupts; an interrupt-driven system or a polled interrupt system. In an interrupt-driven system, the INT signal of the TMS 5501 is tied to the INT input of the TMS 8080. The sequence of events will be: (1) The TMS 5501 receives (or generates) an interrupt signal and reads the appropriate RST instruction. (2) The TMS 5501 INT output, tied to the TMS 8080 INT input, goes high signaling the TMS 8080 that an interrupt has occurred. (3) If the TMS 8080 is enabled to accept interrupts, it sets the INTA (interrupt acknowledge) status bit high at SYNC time of the next machine cycle. (4) If the TMS 5501 has previously received an interrupt-acknowledge-enable command from the CPU (see Bit 3, Paragraph 2.2.5), the RST instruction is transferred to the data bus.

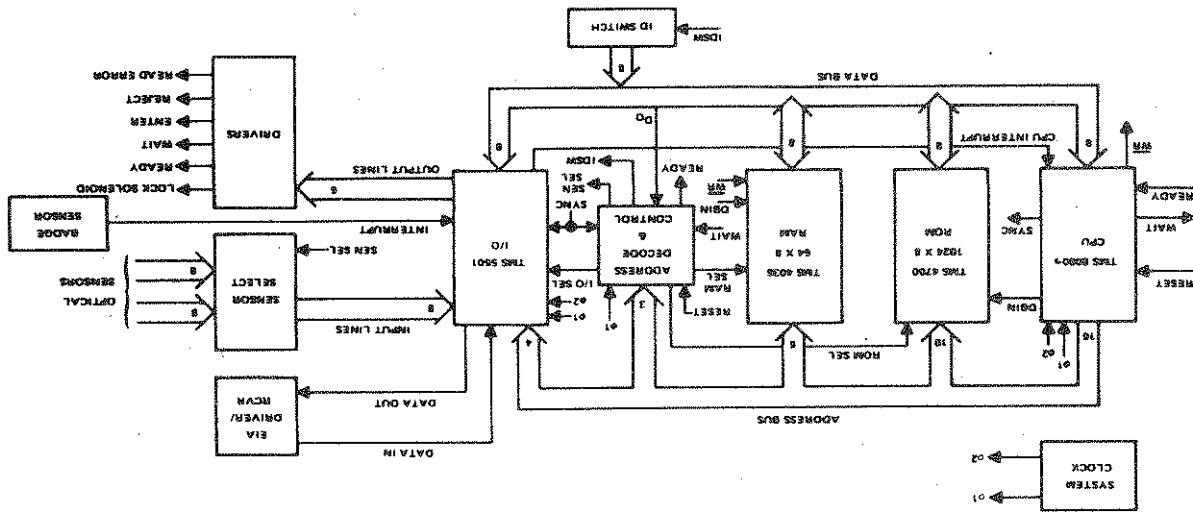
In a polled interrupt system, INT is not used and the sequence of events will be: (1) The TMS 5501 receives (or generates) an interrupt and reads the RST instruction. (2) The TMS 5501 interrupt-pending status bit (see Bit 5, Paragraph 2.2.4) is set high (the interrupt-pending status bit and the INT output go high simultaneously). (3) At the prescribed time, the TMS 8080 polls the TMS 5501 to see if an interrupt has occurred by issuing a read-TMS 5501-status command and reading the interrupt-pending bit. (4) If the bit is high, the TMS 8080 will then issue a read-interrupt-address command, which causes the TMS 5501 to transfer the RST instruction to the data bus as data for the instruction being executed by the TMS 8080.

### 1.3 APPLICATIONS

#### Communications Terminals

The functions of the TMS 5501 make it particularly useful in TMS 8080-based communications terminals and generally applicable in systems requiring periodic or random servicing of interrupts, generation of control signals to external devices, buffering of data, and transmission and reception of asynchronous serial data. As an example, a system configuration such as shown in Figure 2 can function as the controller for a terminal that governs entrance into a plant or security areas within a plant. Each terminal is identified by a central computer through ID switches. The central system supplies each terminal's RAM with up to 16 employee access categories applicable to that terminal. These categories are compared with an employee's badge character when he inserts his badge into the badge sensor. If a

FIGURE 2-ACCESS CONTROL SYSTEM BLOCK DIAGRAM



number is not found, a reject light will be activated. If a match is found, the terminal will transmit the employee's badge number and access category to the central system, and a door unlock solenoid will be activated for 4 seconds. The central computer then may take the transmitted information and record it along with time and date of access.

The TMS 4700 is a 1024 x 8 ROM that contains the system program, and the TMS 4036 is a 64 x 8 RAM that serves as the stack for the TMS 8080 and storage for the access category information. TTL circuits control chip-enable information carried by the address bus. Signals from the CPU gate the address bits from the ROM, the RAM, or the TMS 5501 onto the data bus at the correct time in the CPU cycle. The clock generator consists of four TTL circuits along with a crystal, needed to maintain accurate serial data assembly and disassembly with the central computer.

The TMS 5501 handles the asynchronous serial communication between the TMS 8080 and the central system and gates data from the badge reader onto the data bus. It also gates control and status data from the TMS 8080 to the door lock and badge reader and controls the time that the door lock remains open. The TMS 5501 signals the TMS 8080 when the badge reader or the communication lines need service. The functions that the TMS 5501 is to perform are selected by an address from the TMS 8080 with the highest order address line tied to the TMS 5501 chip enable input and the four lowest order lines tied to the address inputs.

## 2. OPERATIONAL AND FUNCTIONAL DESCRIPTION

This detailed description of the TMS 5501 consists of:

INTERFACE SIGNALS — a definition of each of the circuit's external connections

COMMANDS — the address required to select each of the TMS 5501 commands and a description of the response to the command.

### 2.1 INTERFACE SIGNALS

The TMS 5501 communicates with the TMS 8080 via four address lines: a chip enable line, an eight-bit bidirectional data bus, an interrupt line, and a sync line. It communicates with system components other than the CPU via eight external inputs, eight external outputs, a serial receiver input, a serial transmitter output, and an external sensor input. Table 1 defines the TMS 5501 pin assignments and describes the function of each pin.

TABLE 1  
TMS 5501 PIN ASSIGNMENTS AND FUNCTIONS  
DESCRIPTION  
INPUTS

SIGNATURE	PIN	DESCRIPTION
CE	18	Chip enable—When CE is low, the TMS 5501 address decoding is inhibited, which prevents execution of any of the TMS 5501 commands.
A3	17	Address bus—A3 through A0 are the lines that are addressed by the TMS 8080 to select a particular TMS 5501 function.
A2	16	
A1	15	
A0	14	
SYNC	19	Synchronizing signal—The SYNC signal is issued by the TMS 8080 and indicates the beginning of a machine cycle and availability of machine status. When the SYNC signal is active (high), the TMS 5501 will monitor the data bus bits D0 (interrupt acknowledge) and D1 (W0, data output function).
RCV	5	Receiver serial data input line—RCV must be held in the inactive (high) state when not receiving data. A transition from high to low will activate the receive circuitry.

TABLE 1 (continued)  
TMS 5501 PIN ASSIGNMENTS AND FUNCTIONS

DESCRIPTION  
INPUTS

External inputs—These eight external inputs are gated to the data bus when the read-external-inputs function is addressed. External input n is gated to data bus bit n without conversion.

External interrupt sensing — A transition from low to high at SENS sets a bit in the interrupt register, which, if enabled, generates an interrupt to the TMS 8080.

### OUTPUTS

External outputs—These eight external outputs are driven by the complement of the output register, i.e., if output register bit n is loaded with a high (low) from data bus bit n by a load-output register command, the external output n will be a low (high). The external outputs change only when a load-output-register function is addressed.

Transmitter serial data output line—This line remains high when the TMS 5501 is not transmitting.

### DATA BUS INPUT/OUTPUT

Data bus — Data transfers between the TMS 5501 and the TMS 8080 are made via the 8-bit bidirectional data bus. D0 is the LSB. D7 is the MSB.

Interrupt—When active (high), the INT output indicates that at least one of the interrupt conditions has occurred and that its corresponding mask-register bit is set.

### POWER AND CLOCKS

VSS 4 Ground reference  
VBB 1 Supply voltage (–5 V nominal)  
VCC 2 Supply voltage (5 V nominal)  
VDD 3 Supply voltage (12 V nominal)  
φ1 20 Phase 1 clock  
φ2 21 Phase 2 clock

### SIGNATURE PIN

XI 0 39  
XI 1 38  
XI 2 37  
XI 3 36  
XI 4 35  
XI 5 34  
XI 6 33  
XI 7 32

SENS 22

XO 0 24  
XO 1 25  
XO 2 26  
XO 3 27  
XO 4 28  
XO 5 29  
XO 6 30  
XO 7 31

XMT 40

D0 13  
D1 12  
D2 11  
D3 10  
D4 9  
D5 8  
D6 7  
D7 6

INT 23

VSS 4  
VBB 1  
VCC 2  
VDD 3  
φ1 20  
φ2 21

2.2 TMS 5501 COMMANDS

The TMS 5501 operates as memory device for the TMS 8080. Functions are initiated via the TMS 8080 address bus and the TMS 5501 address inputs. Address decoding to determine the command function being issued is defined in Table 2.

TABLE 2  
COMMAND ADDRESS DECODING  
When Chip Enable Is High

A3	A2	A1	A0	COMMAND	FUNCTION	PARAGRAPH
L	L	L	L	Read receiver buffer	RBn → Dn	2.2.1
L	L	L	H	Read external inputs	XIn → Dn	2.2.2
L	L	H	L	Read interrupt address	RST → Dn	2.2.3
L	L	H	H	Read TMS 5501 status	(Status) → Dn	2.2.4
L	H	L	L	Issue discrete commands	See Figure 4	2.2.5
L	H	L	H	Load rate register	See Figure 4	2.2.6
L	H	H	L	Lpad transmitter buffer	Dn → TBn	2.2.7
L	H	H	H	Load output port	Dn → XOn	2.2.8
H	L	L	L	Load mask register	Dn → MRn	2.2.9
H	L	L	H	Load interval timer 1	Dn → Timer 1	2.2.10
H	L	H	L	Load interval timer 2	Dn → Timer 2	2.2.10
H	L	H	H	Load interval timer 3	Dn → Timer 3	2.2.10
H	H	L	L	Load interval timer 4	Dn → Timer 4	2.2.10
H	H	L	H	Load interval timer 5	Dn → Timer 5	2.2.10
H	H	H	L	No function		
H	H	H	H	No function		

RBn - Receiver buffer bit n  
 Dn - Data bus I/O terminal n  
 XIn - External input terminal n  
 RST - T11(Ag) (TA1) (TAg) 111 (see Table 3)  
 TBn - Transmitter buffer bit n  
 XOn - Output register bit n  
 MRn - Mask register bit n

The following paragraphs define the functions of the TMS 5501 commands.

2.2.1 Read receiver buffer

Addressing the read-receiver-buffer function causes the receiver buffer contents to be transferred to the TMS 8080 and clears the receiver-buffer-loaded flag.

2.2.2 Read external input lines

Addressing the read-external-inputs function transfers the states of the eight external input lines to the TMS 8080.

2.2.3 Read interrupt address

Addressing the read interrupt address function transfers the current highest priority interrupt address onto the data bus as read data. After the read operation is completed, the corresponding bit in the interrupt register is reset.

If the read-interrupt-address function is addressed when there is no interrupt pending, a false interrupt address will be read. TMS 5501 status function should be addressed in order to determine whether or not an interrupt condition is pending.

2.2.4 Read TMS 5501 status

Addressing the read-TMS 5501-status function gates the various status conditions of the TMS 5501 onto the data bus. The status conditions, available as indicated in Figure 3, are described in the following paragraphs.

BIT:	7	6	5	4	3	2	1	0
	START BIT DETECT	FULL BIT DETECT	INTRPT PENDING	XMIT BUFFER EMPTY	RCV BUFFER LOADED	SERIAL RCVD	OVERRUN ERROR	FRAME ERROR

FIGURE 3—DATA BUS ASSIGNMENTS FOR TMS 5501 STATUS

Bit 0, framing error

A high in bit 0 indicates that a framing error was detected on the last character received (either one or both stop bits were in error). The framing error flag is updated at the end of each character. Bit 0 of the TMS 5501 status will remain high until the next valid character is received.

Bit 1, overrun error

A high in bit 1 indicates that a new character was loaded into the receiver buffer before a previous character was read out. The overrun error flag is cleared each time the read-I/O-status function is addressed or a reset command is issued.

Bit 2, serial received data

Bit 2 monitors the receiver serial data input line. This line is provided as a status input for use in detecting a break and for test purposes. Bit 2 is normally high when no data is being received.

Bit 3, receiver buffer loaded

A high in bit 3 indicates that the receiver buffer is loaded with a new character. The receiver-buffer-loaded flag remains high until the read-receiver-buffer function is addressed (at which time the flag is cleared). The reset function also clears this flag.

TABLE 3  
RST INSTRUCTIONS  
DATA BUS BIT INTERRUPT CAUSED BY

DATA BUS BIT	0	1	2	3	4	5	6	7	INTERRUPT CAUSED BY
0	H	H	H	L	L	L	L	H	Interval Timer 1
1	H	H	H	L	L	L	L	H	Interval Timer 2
2	H	H	H	L	L	L	L	H	External Sensor
3	H	H	H	L	L	L	L	H	Interval Timer 3
4	H	H	H	L	L	L	L	H	Receiver Buffer
5	H	H	H	L	L	L	L	H	Transmitter Buffer
6	H	H	L	L	L	L	L	H	Interval Timer 4
7	H	H	L	L	L	L	L	H	Interval Timer 5 or X17

**Bit 4, transmitter buffer empty**

A high in bit 4 indicates that the transmitter buffer register is empty and ready to accept a character. Note, however, that the serial transmitter register may be in the process of shifting out a character. The reset function sets the transmitter-buffer-empty flag high.

**Bit 5, interrupt pending**

A high in bit 5 indicates that one or more of the interrupt conditions has occurred and the corresponding interrupt is enabled. This bit is the status of the interrupt signal INT.

**Bit 6, full bit detected**

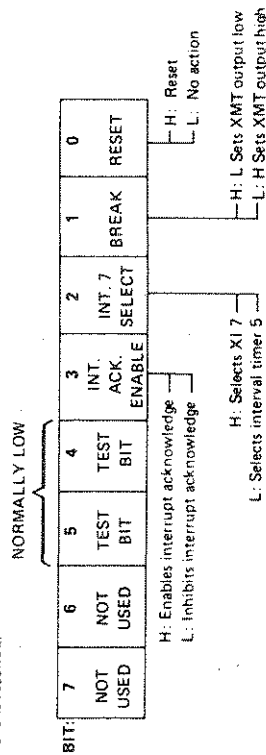
A high in bit 6 indicates that the first data bit of a receive-data character has been detected. This bit remains high until the entire character has been received or until a reset is issued and is provided for test purposes.

**Bit 7, start bit detected**

A high in bit 7 indicates that the start bit of an incoming data character has been detected. This bit remains high until the entire character has been received or until a reset is issued and is provided for test purposes.

**2.2.5 Issue discrete commands**

Addressing the discrete command function causes the TMS 5501 to interpret the data bus information according to the following descriptions. See Figure 4 for the discrete command format. Bits 1 through 5 are latched until a different discrete command is received.



**FIGURE 4—DISCRETE COMMAND FORMAT**

**Bit 0, reset**

A high in bit 0 will cause the following:

- 1) The receiver buffer and register are cleared to the search mode including the receiver-buffer-loaded flag, the start-bit-detected flag, the full-bit-detected flag, and the overrun-error flag. The receiver buffer is not cleared and will contain the last character received.
- 2) The transmitter data output is set high (marking). The transmitter-buffer-empty flag is set high indicating that the transmitter buffer is ready to accept a character from the TMS 8080.
- 3) The interrupt register is cleared except for the bit corresponding to the transmitter buffer interrupt, which is set high.
- 4) The interval timers are inhibited.

A low in bit 0 causes no action. The reset function has no effect on the output port, the external inputs, interrupt acknowledge enable, the mask register, the rate register, the transmitter register, or the transmitter buffer.

**Bit 1, break**

A low in bit 1 causes the transmitter data output to be reset low (spacing).

If bit 0 and bit 1 are both high, the reset function will override.

**Bit 2, interrupt 7 select**

Interrupt 7 may be generated either by a low to high transition of external input 7 or by interval timer 5.

A high in bit 2 selects the interrupt 7 source to be the transition of external input 7. A low in bit 2 selects the interrupt 7 source to be interval timer 5.

**Bit 3, interrupt acknowledge enable**

The TMS 5501 decodes data bus (CPU status) bit 0 at SYNC of each machine cycle to determine if an interrupt acknowledge is being issued.

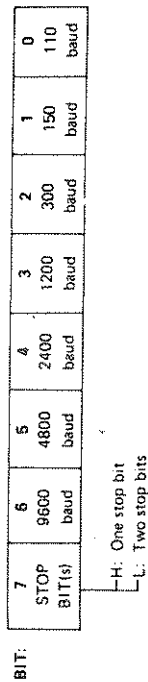
A high in bit 3 enables the TMS 5501 to accept the interrupt acknowledge decode. A low in bit 3 causes the TMS 5501 to ignore the interrupt acknowledge decode.

Bit 4 and bit 5 are used only during testing of the TMS 5501. For correct system operation both bits must be kept low.

Bit 6 and bit 7 are not used and can assume any value.

**2.2.6 Load rate register**

Addressing the load-rate-register function causes the TMS 5501 to load the rate register from the data bus and interpret the data bits (See Figure 5) as follows.



**FIGURE 5—DATA BUS ASSIGNMENTS FOR RATE COMMANDS**

**Bits 0 through 6, rate select**

The rate select bits (bits 0 through 6) are mutually exclusive, i.e., only one bit may be high. A high in bits 0 through 6 will select the baud rate for both the transmitter and receiver circuitry as defined below and in Figure 5:

- Bit 0 110 baud
- Bit 1 150 baud
- Bit 2 300 baud
- Bit 3 1200 baud
- Bit 4 2400 baud
- Bit 5 4800 baud
- Bit 6 9600 baud

If more than one bit is high, the highest rate indicated will result. If bits 0 through 6 are all low, both the receiver and the transmitter circuitry will be inhibited.



**Bit 7, stop bits**

Bit 7 determines whether one or two stop bits are to be used by both the transmitter and receiver circuitry. A high in bit 7 selects one stop bit. A low in bit 7 selects two stop bits.

**2.2.7 Load transmitter buffer**

Addressing the load-transmitter-buffer function transfers the state of the data bus into the transmitter buffer.

**2.2.8 Load output port**

Addressing the load-output-port function transfers the state of the data bus into the output port. The data is latched and remains on XO 0 through XO 7 as the complement of the data bus until new data is loaded.

**2.2.9 Load mask register**

Addressing the load-mask-register function loads the contents of the data bus into the mask register. A high in data bus bit n enables interrupt n. A low inhibits the corresponding interrupt.

**2.2.10 Load timer n**

Addressing the load-timer-n function loads the contents of the data bus into the appropriate interval timer. Time intervals of from 64  $\mu$ s (data bus = LLLLLLH) to 16,320  $\mu$ s (data bus HHHHHHH) are counted in 64- $\mu$ s steps. When the count of interval timer n reaches 0, the bit in the interrupt register that corresponds to timer n is set and an interrupt is generated. Loading all lows causes an interrupt immediately.

**3. TMS 5501 ELECTRICAL AND MECHANICAL SPECIFICATIONS**

**3.1 ABSOLUTE MAXIMUM RATINGS OVER OPERATING FREE-AIR TEMPERATURE RANGE (UNLESS OTHERWISE NOTED)\***

Supply voltage, VCC (see Note 1)	-0.3 V to 20 V
Supply voltage, VDD (see Note 1)	-0.3 V to 20 V
Supply voltage, VSS (see Note 1)	-0.3 V to 20 V
All input and output voltages (see Note 1)	-0.3 V to 20 V
Continuous power dissipation	1.1 W
Operating free-air temperature range	0°C to 70°C
Storage temperature range	-65°C to 150°C

\*Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the "Recommended Operating Conditions" section of this specification is not implied. Exposure to absolute maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: Under absolute maximum ratings, voltage values are with respect to the normally most negative supply voltage, V<sub>SS</sub> (substrate). Throughout the remainder of this data sheet, voltage values are with respect to V<sub>SS</sub> unless otherwise noted.

**3.2 RECOMMENDED OPERATING CONDITIONS**

	MIN	NOM	MAX	UNIT
Supply voltage, V <sub>BB</sub>	-4.75	5	-5.25	V
Supply voltage, V <sub>CC</sub>	4.75	5	5.25	V
Supply voltage, V <sub>DD</sub>	11.4	12	12.6	V
Supply voltage, V <sub>SS</sub>		0		V
High-level input voltage, V <sub>IH</sub> (all inputs except clocks)	3.3	V <sub>CC</sub> × 1		V
High-level clock input voltage, V <sub>IH(c)</sub>	V <sub>DD</sub> - 1	V <sub>DD</sub> × 1		V
Low-level input voltage, V <sub>IL</sub> (all inputs except clocks) (see Note 2)	-1	0.8		V
Low-level clock input voltage, V <sub>IL(c)</sub> (see Note 2)	-1	0.8		V
Operating free-air temperature, T <sub>A</sub>	0		70	°C

NOTE 2: The algebraic convention where the most negative limit is designated as minimum is used in this specification for logic voltage levels only.

**3.3 ELECTRICAL CHARACTERISTICS OVER FULL RANGE OF RECOMMENDED OPERATING CONDITIONS (UNLESS OTHERWISE NOTED)**

PARAMETER	TEST CONDITIONS	MIN	MAX	UNIT
I <sub>I</sub>	Input current (any input except clocks and data bus)			μA
	V <sub>I</sub> = 0 V to V <sub>CC</sub>		1.10	
I <sub>I(c)</sub>	Clock input current		1.10	μA
	V <sub>I(c)</sub> = 0 V to V <sub>DD</sub>		1.10	
I <sub>I(DS)</sub>	Input current, data bus		-100	μA
	V <sub>I(DS)</sub> = 0 V to V <sub>CC</sub> , CE at 0 V			
V <sub>DH</sub>	High-level output voltage	3.7		V
	I <sub>OH</sub> = 400 μA			
V <sub>OL</sub>	Low-level output voltage		0.45	V
	I <sub>OL</sub> = 1.7 mA			
I <sub>BB(av)</sub>	Average supply current from V <sub>BB</sub>		-1	mA
	Operating at t <sub>CP</sub> = 480 ns, T <sub>A</sub> = 25°C			
I <sub>CC(av)</sub>	Average supply current from V <sub>CC</sub>		100	mA
	Operating at t <sub>CP</sub> = 480 ns, T <sub>A</sub> = 25°C			
I <sub>DD(av)</sub>	Average supply current from V <sub>DD</sub>		40	mA
	Operating at t <sub>CP</sub> = 480 ns, T <sub>A</sub> = 25°C			
C <sub>i</sub>	Capacitance, any input except clock		10	pF
	V <sub>CC</sub> = V <sub>DD</sub> = V <sub>SS</sub> = 0 V, f = 1 MHz			
C <sub>I(c)</sub>	Clock input capacitance		75	pF
	V <sub>BB</sub> = -4.75 to -5.25 V, f = 1 MHz			
C <sub>o</sub>	Output capacitance		20	pF
	All other pins at 0 V			

**3.4 TIMING REQUIREMENTS OVER FULL RANGE OF RECOMMENDED OPERATING CONDITIONS (SEE FIGURES 5 AND 6)**

	MIN	MAX	UNIT
t <sub>CL</sub>	480	2000	ns
t <sub>FL</sub>		5	50
t <sub>HL</sub>		5	50
t <sub>WH</sub>		60	ns
t <sub>WL</sub>		200	300
t <sub>DL1</sub>		0	ns
t <sub>DL2</sub>		70	ns
t <sub>DLH</sub>		130	ns
t <sub>DLL</sub>		50	50
t <sub>ACE</sub>		50	ns
t <sub>DS</sub>		50	ns
t <sub>EX</sub>		50	ns
t <sub>AD</sub>		50	ns
t <sub>CH</sub>		0	ns
t <sub>CH</sub>		10	ns
t <sub>CH</sub>		10	ns
t <sub>CH</sub>		10	ns
t <sub>CH</sub>		40	ns
t <sub>CH</sub>		500	ns
t <sub>CH</sub>		500	ns
t <sub>CH</sub>		2000	ns
t <sub>CH</sub>		500	ns

**Bit 7, stop bits**

Bit 7 determines whether one or two stop bits are to be used by both the transmitter and receiver circuitry. A high in bit 7 selects one stop bit. A low in bit 7 selects two stop bits.

**2.2.7 Load transmitter buffer**

Addressing the load-transmitter-buffer function transfers the state of the data bus into the transmitter buffer.

**2.2.8 Load output port**

Addressing the load-output-port function transfers the state of the data bus into the output port. The data is latched and remains on XO 0 through XO 7 as the complement of the data bus until new data is loaded.

**2.2.9 Load mask register**

Addressing the load-mask-register function loads the contents of the data bus into the mask register. A high in data bus bit n enables interrupt n. A low inhibits the corresponding interrupt.

**2.2.10 Load timer n**

Addressing the load-timer-n function loads the contents of the data bus into the appropriate interval timer. Time intervals of from 64  $\mu$ s (data bus = LLLLLLH) to 16,320  $\mu$ s (data bus HHHHHHH) are counted in 64  $\mu$ s steps. When the count of interval timer n reaches 0, the bit in the interrupt register that corresponds to timer n is set and an interrupt is generated. Loading all lows causes an interrupt immediately.

**3. TMS 5501 ELECTRICAL AND MECHANICAL SPECIFICATIONS**

**3.1 ABSOLUTE MAXIMUM RATINGS OVER OPERATING FREE-AIR TEMPERATURE RANGE (UNLESS OTHERWISE NOTED)\***

Supply voltage, VCC (see Note 1)	-0.3 V to 20 V
Supply voltage, VDD (see Note 1)	-0.3 V to 20 V
Supply voltage, VSS (see Note 1)	-0.3 V to 20 V
All input and output voltages (see Note 1)	-0.3 V to 20 V
Continuous power dissipation	1.1 W
Operating free-air temperature range	0°C to 70°C
Storage temperature range	-65°C to 150°C

\*Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the "Recommended Operating Conditions" section of this specification is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: Under absolute maximum ratings voltage values are with respect to the normally most negative supply voltage, V<sub>SS</sub> (substrate). Throughout the remainder of this data sheet, voltage values are with respect to V<sub>SS</sub> unless otherwise noted.

**3.2 RECOMMENDED OPERATING CONDITIONS**

	MIN	NOM	MAX	UNIT
Supply voltage, V <sub>SS</sub>	-4.75	-5	-5.25	V
Supply voltage, V <sub>CC</sub>	4.75	5	5.25	V
Supply voltage, V <sub>DD</sub>	11.4	12	12.8	V
Supply voltage, V <sub>SS</sub>	0	0	0	V
High-level input voltage, V <sub>IH</sub> (all inputs except clocks)	3.3	V <sub>CC</sub> +1	V	V
High-level clock input voltage, V <sub>IH(c)</sub>	V <sub>DD</sub> -1	V <sub>DD</sub> +1	V	V
Low-level input voltage, V <sub>IL</sub> (all inputs except clocks) (see Note 2)	-1	0.8	V	V
Low-level clock input voltage, V <sub>IL(c)</sub> (see Note 2)	-1	0.8	V	V
Operating free-air temperature, T <sub>A</sub>	0	70	°C	°C

NOTE 2: The algebraic convention where the most negative limit is designated as minimum is used in this specification for logic voltage levels only.

**3.3 ELECTRICAL CHARACTERISTICS OVER FULL RANGE OF RECOMMENDED OPERATING CONDITIONS (UNLESS OTHERWISE NOTED)**

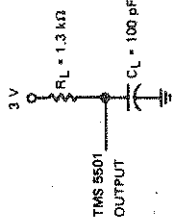
PARAMETER	TEST CONDITIONS	MIN	MAX	UNIT	
I <sub>I</sub>	Input current (any input except clocks and data bus)	V <sub>I</sub> = 0 V to V <sub>CC</sub>		$\mu$ A	
I <sub>I(c)</sub>	Input current	V <sub>I(c)</sub> = 0 V to V <sub>DD</sub>		$\mu$ A	
I <sub>I(DB)</sub>	Input current, data bus	V <sub>I(DB)</sub> = 0 V to V <sub>CC</sub>		$\mu$ A	
V <sub>OH</sub>	High-level output voltage	I <sub>OH</sub> = 400 $\mu$ A CE at 0 V	3.7	V	
V <sub>OL</sub>	Low-level output voltage	I <sub>OL</sub> = 1.7 mA	0.45	V	
I <sub>BE(av)</sub>	Average supply current from V <sub>BB</sub>	Operating at t <sub>CP1</sub> = 480 ns, T <sub>A</sub> = 25°C		100 40	mA
I <sub>CC(av)</sub>	Average supply current from V <sub>CC</sub>			10	mA
I <sub>DD(av)</sub>	Average supply current from V <sub>DD</sub>			10	mA
C <sub>I</sub>	Capacitance, any input except clock	V <sub>CC</sub> = V <sub>DD</sub> = V <sub>SS</sub> = 0 V		75	pF
C <sub>I(c)</sub>	Clock input capacitance	V <sub>BB</sub> = -4.75 to -5.25 V, I = 1 MHz, All other pins at 0 V		20	pF
C <sub>O</sub>	Output capacitance				

**3.4 TIMING REQUIREMENTS OVER FULL RANGE OF RECOMMENDED OPERATING CONDITIONS (SEE FIGURES 5 AND 6)**

	MIN	MAX	UNIT
t <sub>CP1</sub>	480	2000	ns
t <sub>CP2</sub>	5	50	ns
t <sub>CP3</sub>	5	50	ns
t <sub>CP4</sub>	60		ns
t <sub>CP5</sub>	200	300	ns
t <sub>CP6</sub>	0		ns
t <sub>CP7</sub>	70		ns
t <sub>CP8</sub>	130		ns
t <sub>CP9</sub>	50		ns
t <sub>CP10</sub>	50		ns
t <sub>CP11</sub>	50		ns
t <sub>CP12</sub>	50		ns
t <sub>CP13</sub>	50		ns
t <sub>CP14</sub>	50		ns
t <sub>CP15</sub>	50		ns
t <sub>CP16</sub>	50		ns
t <sub>CP17</sub>	50		ns
t <sub>CP18</sub>	50		ns
t <sub>CP19</sub>	50		ns
t <sub>CP20</sub>	50		ns
t <sub>CP21</sub>	50		ns
t <sub>CP22</sub>	50		ns
t <sub>CP23</sub>	50		ns
t <sub>CP24</sub>	50		ns
t <sub>CP25</sub>	50		ns
t <sub>CP26</sub>	50		ns
t <sub>CP27</sub>	50		ns
t <sub>CP28</sub>	50		ns
t <sub>CP29</sub>	50		ns
t <sub>CP30</sub>	50		ns
t <sub>CP31</sub>	50		ns
t <sub>CP32</sub>	50		ns
t <sub>CP33</sub>	50		ns
t <sub>CP34</sub>	50		ns
t <sub>CP35</sub>	50		ns
t <sub>CP36</sub>	50		ns
t <sub>CP37</sub>	50		ns
t <sub>CP38</sub>	50		ns
t <sub>CP39</sub>	50		ns
t <sub>CP40</sub>	50		ns
t <sub>CP41</sub>	50		ns
t <sub>CP42</sub>	50		ns
t <sub>CP43</sub>	50		ns
t <sub>CP44</sub>	50		ns
t <sub>CP45</sub>	50		ns
t <sub>CP46</sub>	50		ns
t <sub>CP47</sub>	50		ns
t <sub>CP48</sub>	50		ns
t <sub>CP49</sub>	50		ns
t <sub>CP50</sub>	50		ns
t <sub>CP51</sub>	50		ns
t <sub>CP52</sub>	50		ns
t <sub>CP53</sub>	50		ns
t <sub>CP54</sub>	50		ns
t <sub>CP55</sub>	50		ns
t <sub>CP56</sub>	50		ns
t <sub>CP57</sub>	50		ns
t <sub>CP58</sub>	50		ns
t <sub>CP59</sub>	50		ns
t <sub>CP60</sub>	50		ns
t <sub>CP61</sub>	50		ns
t <sub>CP62</sub>	50		ns
t <sub>CP63</sub>	50		ns
t <sub>CP64</sub>	50		ns
t <sub>CP65</sub>	50		ns
t <sub>CP66</sub>	50		ns
t <sub>CP67</sub>	50		ns
t <sub>CP68</sub>	50		ns
t <sub>CP69</sub>	50		ns
t <sub>CP70</sub>	50		ns
t <sub>CP71</sub>	50		ns
t <sub>CP72</sub>	50		ns
t <sub>CP73</sub>	50		ns
t <sub>CP74</sub>	50		ns
t <sub>CP75</sub>	50		ns
t <sub>CP76</sub>	50		ns
t <sub>CP77</sub>	50		ns
t <sub>CP78</sub>	50		ns
t <sub>CP79</sub>	50		ns
t <sub>CP80</sub>	50		ns
t <sub>CP81</sub>	50		ns
t <sub>CP82</sub>	50		ns
t <sub>CP83</sub>	50		ns
t <sub>CP84</sub>	50		ns
t <sub>CP85</sub>	50		ns
t <sub>CP86</sub>	50		ns
t <sub>CP87</sub>	50		ns
t <sub>CP88</sub>	50		ns
t <sub>CP89</sub>	50		ns
t <sub>CP90</sub>	50		ns
t <sub>CP91</sub>	50		ns
t <sub>CP92</sub>	50		ns
t <sub>CP93</sub>	50		ns
t <sub>CP94</sub>	50		ns
t <sub>CP95</sub>	50		ns
t <sub>CP96</sub>	50		ns
t <sub>CP97</sub>	50		ns
t <sub>CP98</sub>	50		ns
t <sub>CP99</sub>	50		ns
t <sub>CP100</sub>	50		ns

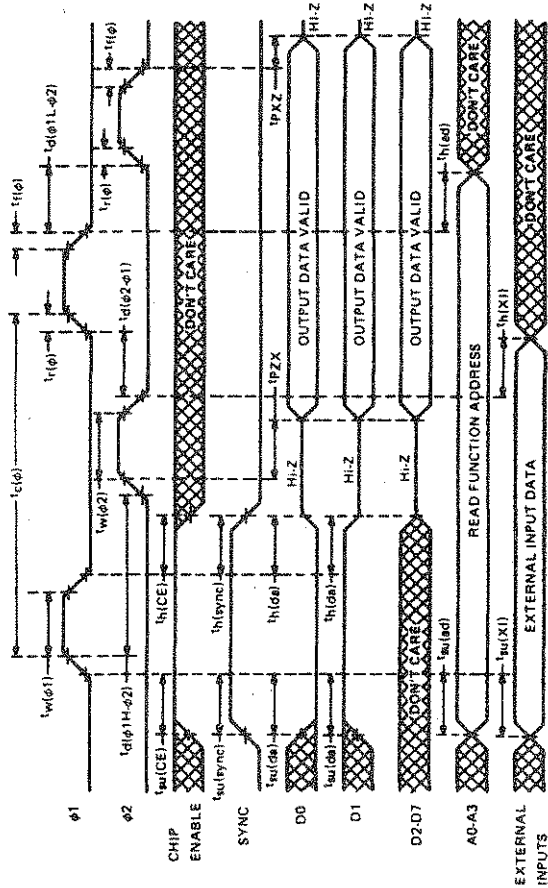
3.5 SWITCHING CHARACTERISTICS OVER FULL RANGE OF RECOMMENDED OPERATING CONDITIONS (SEE FIGURES 6 AND 7)

PARAMETER	TEST CONDITIONS	MIN	MAX	UNIT
$t_{PZX}$	Data bus output enable time		200	ns
$t_{PXZ}$	Data bus output disable time to high-impedance state		180	ns
$t_{PD}$	External data output propagation delay time from $\phi 2$		200	ns



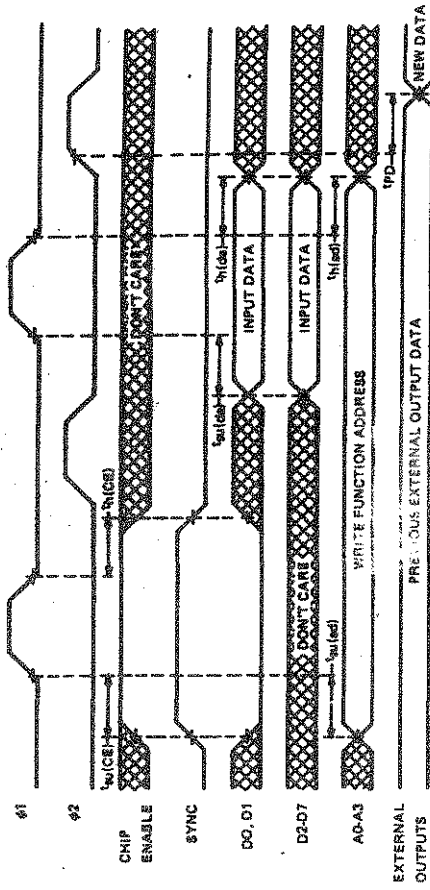
$C_L$  includes probe and jig capacitance

LOAD CIRCUIT



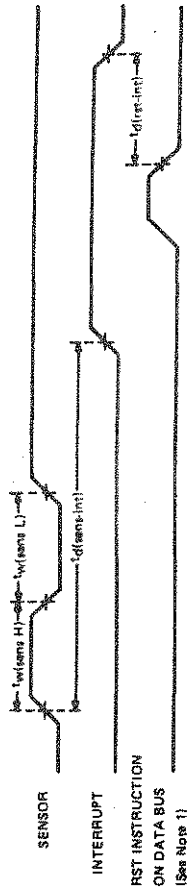
NOTE: For  $\phi 1$  and  $\phi 2$  inputs, high and low timing points are 90% and 10% of  $V_{IH}(\phi)$ . All other timing points are the 50% level.

FIGURE 6—READ CYCLE TIMING



NOTE: For  $\phi 1$  and  $\phi 2$  inputs, high and low timing points are 90% and 10% of  $V_{IH}(\phi)$ . All other timing points are the 50% level.

FIGURE 7—WRITE CYCLE TIMING



NOTES: 1. The RST instruction occurs during the output data valid time of one read cycle.  
 2. All timing points are 50% of  $V_{IH}$ .

FIGURE 8—SENSOR/INTERRUPT TIMING

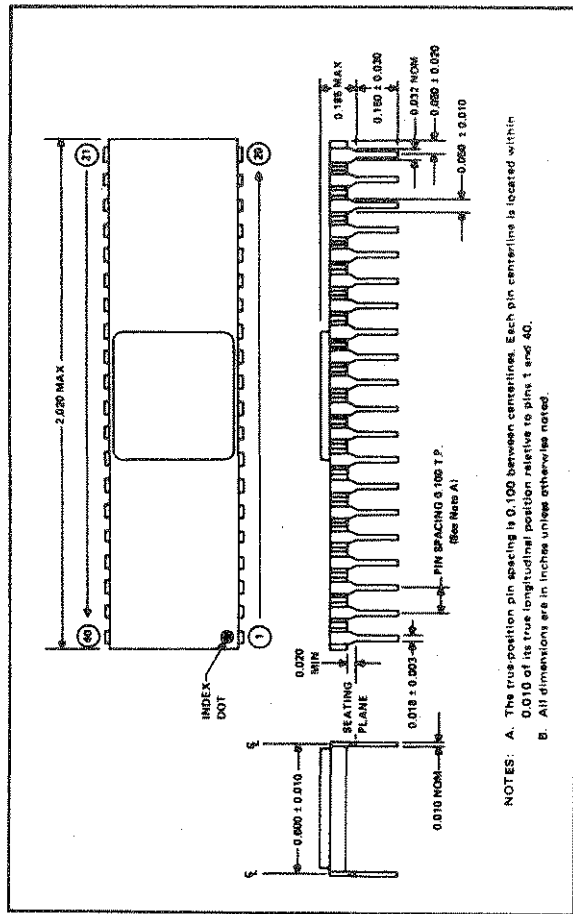
### 3.6 TERMINAL ASSIGNMENTS

TRIM 5800:

VBB	1	60	XMT
VCC	2	36	X10
VDD	3	36	X11
VSS	4	37	X12
RCV	5	38	X13
D7	6	38	X14
D8	7	38	X15
D4	8	33	X16
D3	9	32	X17
D2	10	31	X17
D1	11	36	X18
D0	12	28	X18
A9	13	26	X18
A1	14	27	X18
A2	15	28	X18
A3	16	26	X18
CE	17	28	X18
SYNC	18	23	INT
	19	22	SENS
	20	21	φ2

### 3.7 MECHANICAL DATA

60-PIN CERAMIC PACKAGE

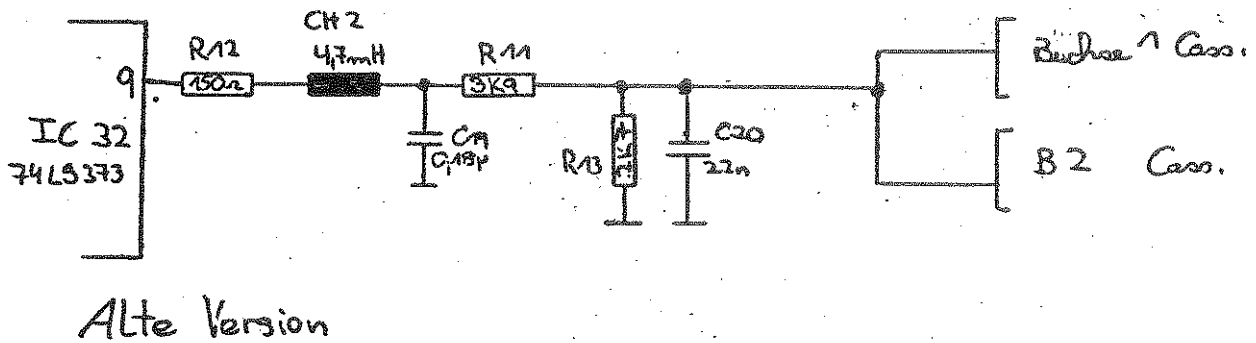


NOTES: A. The true position pin spacing is 0.100 between centerlines. Each pin centerline is located within 0.010 of its true longitudinal position relative to pins 1 and 60.  
 B. All dimensions are in inches unless otherwise noted.

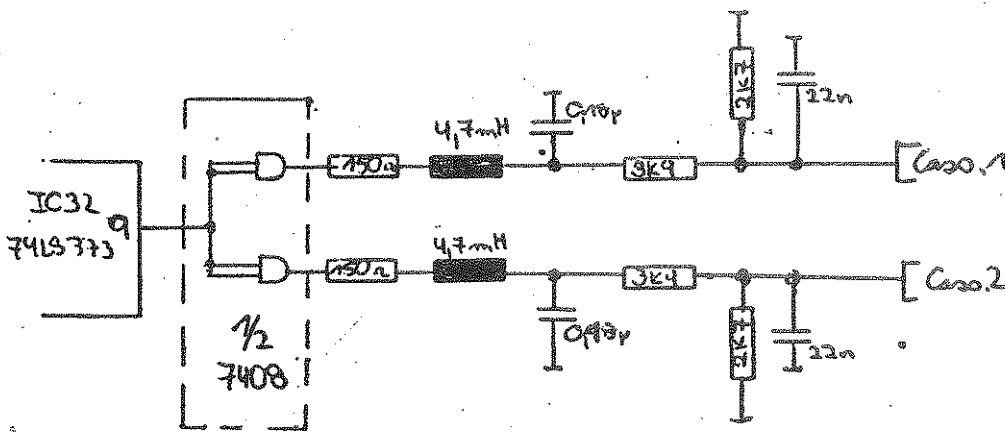
Anpassung des Audiocassettenausganges bei  
zwei angeschlossenen Cassettenrekordern

Wenn an jeden Cassettenrekorderausgang ein Gerät angeschlossen ist, gibt es Schwierigkeiten mit der Anpassung.

Es kann passieren, dass ein Programm, das bei zwei angeschlossenen Cassettenrekordern aufgenommen wird, nicht mehr gelesen werden kann. Folgender Aufbau beseitigt dies.



Umbau:



Mit diesem Aufbau gibt es keine Anpassungsprobleme mehr.

# GAMEPADDLER :

Software, Hardware, einfach alles

Gamepaddle-Bedienung geben vielen Spielen erst den letzten Schliff. Daher im folgenden eine kurze Zusammenfassung ueber deren Bedienung:

## \* MASCHINENSPRACHE

PADDLE: ORG 0abc6H ;UP-Adresse  
 WERT : ORG 0d8H ;Wertadresse

## \* BASIC

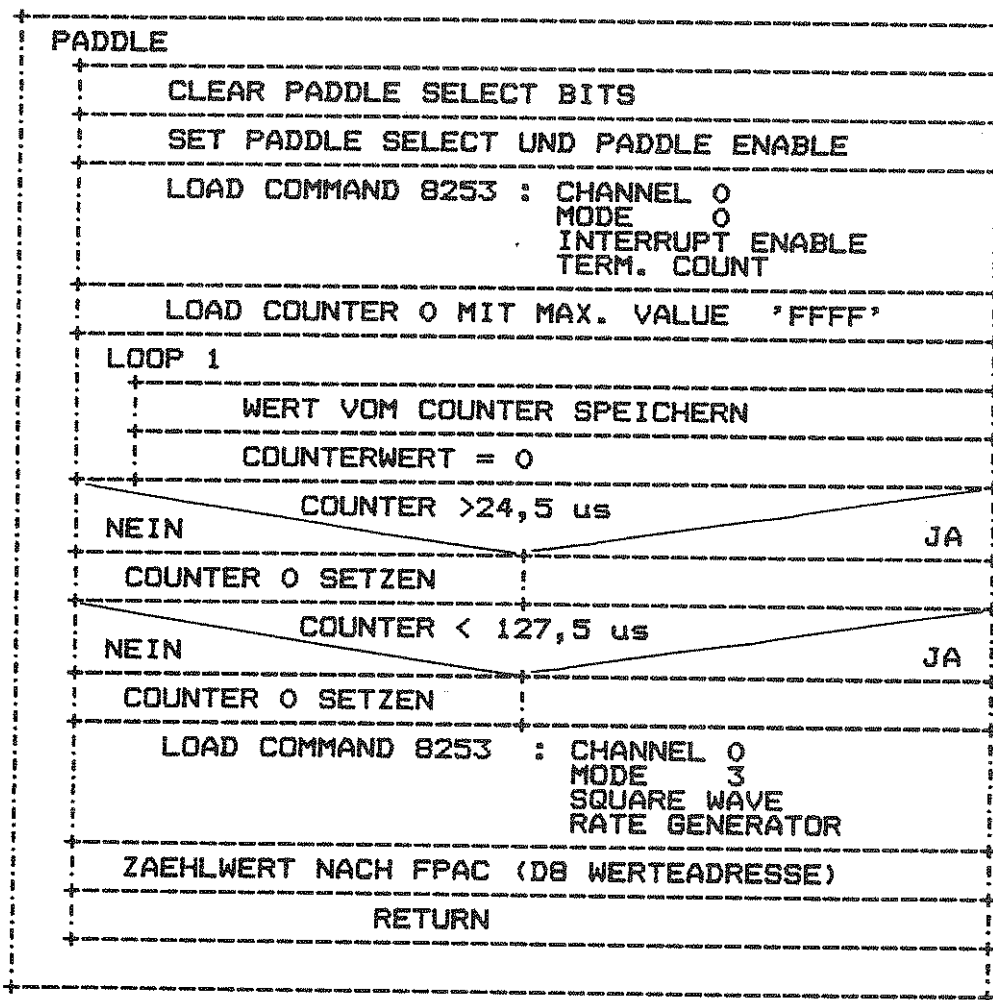
A=PDL(x)

Der Variablen A wird dadurch ein Wert von 0 bis 255 zugewiesen. Der aktuelle Wert gibt die Position einer der 6 Potentiometer x an (x = 0 bis 5).

```
MVI A,x      ; Accu mit Nummer
              ; des Paddle ver-
              ; sorgen (0-5)
CALL PADDLE  ; UP Paddleabfra-
              ; ge
LDA WERT     ; Wert 0-255 aus
              ; Softwareaccu in
              ; den Accumulator
```

## ABLAUFDIAGRAMM DER BETRIEBSSYSTEMROUTINE :

Einsprungadresse : EBC6  
 Versorgung : Paddlenummer in Accu



# GAMEPADDLE :

Software, Hardware, einfach alles

Gamepaddle-Bedienung geben vielen Spielen erst den letzten Schliff. Daher im folgenden eine kurze Zusammenfassung ueber deren Bedienung:

\* MASCHINENSPRACHE

PADDLE: ORG 0ebc6H ;UP-Adresse  
WERT : ORG 0d8H ;Wertadresse

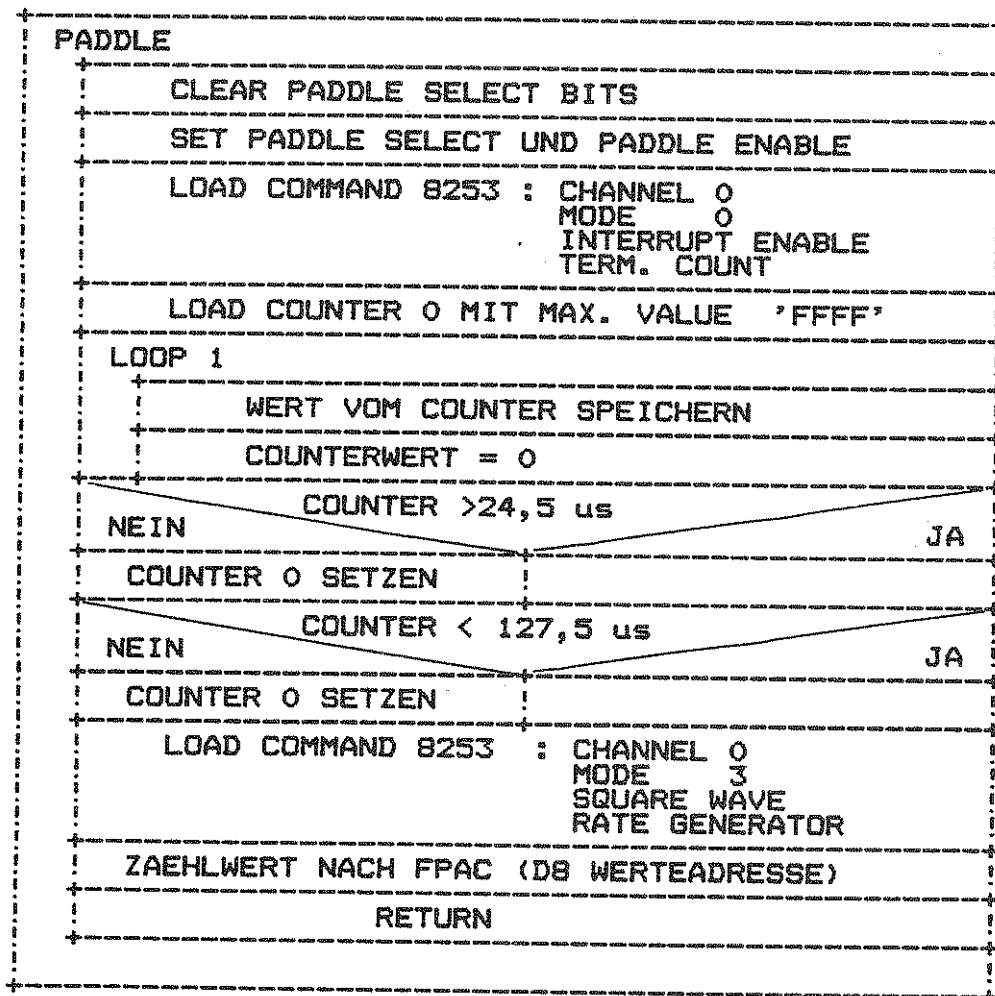
\* BASIC  
A=PDL(x)

MVI A,x ; Accu mit Nummer  
; des Paddle ver-  
; sorgen (0-5)  
CALL PADDLE ; UP Paddleabfra-  
; ge  
LDA WERT ; Wert 0-255 aus  
; Softwareaccu in  
; den Accumulator

Der Variablen A wird dadurch ein Wert von 0 bis 255 zugewiesen. Der aktuelle Wert gibt die Position einer der 6 Potentiometer x an (x = 0 bis 5).

## ABLAUFDIAGRAMM DER BETRIEBSSYSTEMROUTINE :

Einsprungadresse : EBC6  
Versorgung : Paddlenummer in Accu



**\* HARDWARE**

Nachdem der Timer 556 ueber einen Triggerimpuls angestossen wurde, erzeugt er ein Ausgangssignal, dessen Laenge direkt abhaengig von der Stellung des Potentiometers ist. Der Trigger Impuls wird durch lesen der IO-Device Adresse FDO1 erzeugt. Die Laenge des Ausgangssignals er - rechnet sich nach der Formel :

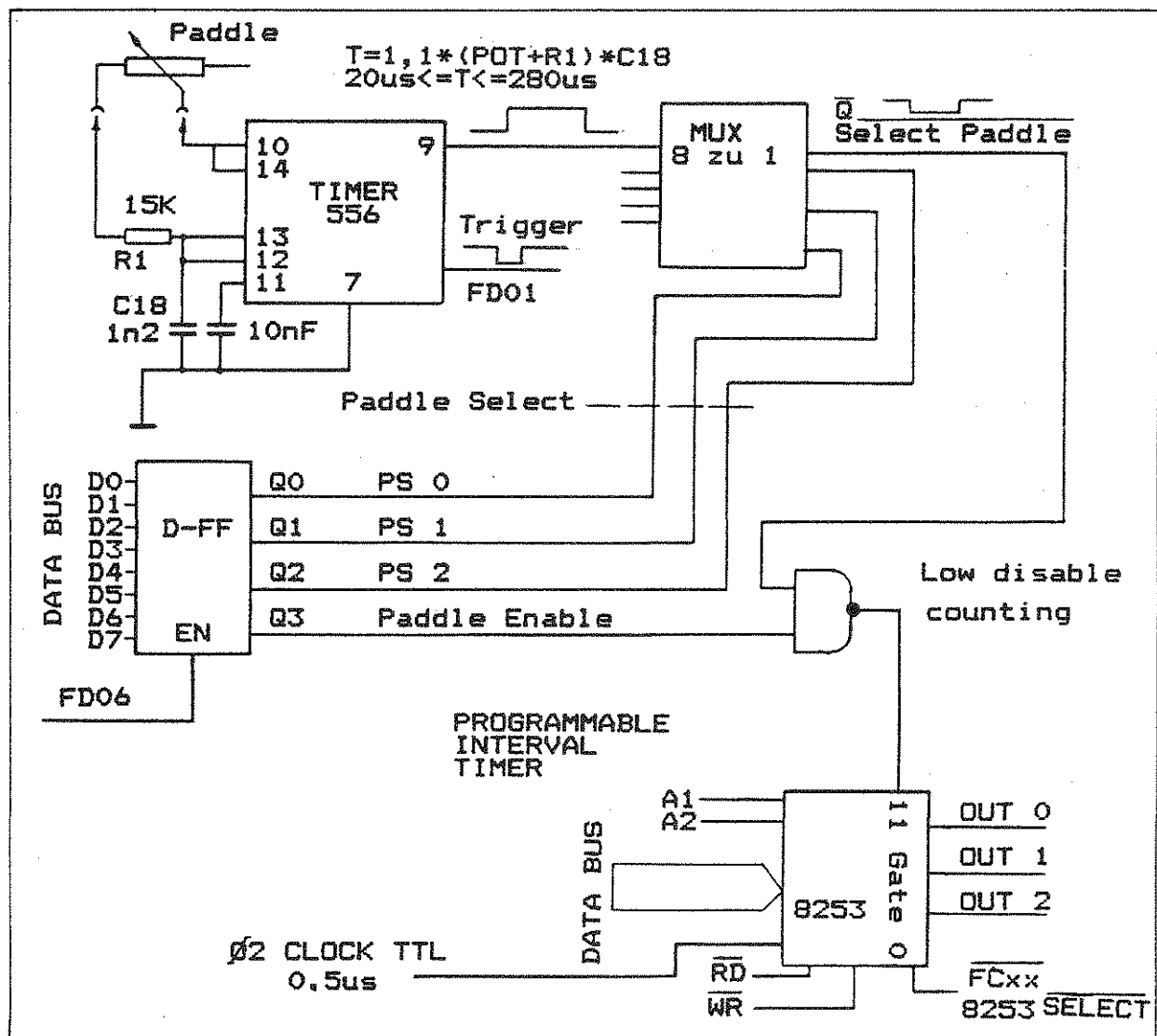
$$T = 1,1 \times (Pot + R1) \times C18$$

Daraus ergibt sich eine Zeitdauer von 19,8 us wenn Pot = 0 ist. In der max . Stellung von 200 KOhm eine Dauer von 283,8 us Das Ausgangssignal wird einem nun der 8253 seinen Counter 8 zu 1 Multiplexer (MUX) zuge - fuehrt und durch das einge -

stellte Paddle -Select -Signal durchgeschaltet. Diese Paddle - Select-Signale entstehen durch Einschreiben der drei nieder - wertigen Bits in die Adresse FD06.

Der Q-Nicht Ausgang des MUX ist auf ein NAND-Gatter geschaltet. Der andere Eingang des Gatters erhaelt das Paddle- Enable -Signal, das durch Einschreiben d. 4.Bits (xxxx lxxx) in die Out - putdevice Adresse FD06 ermog - licht wird.

Fuer die Dauer des Select-Paddle - nicht-Signals ist das Nand - Gatter gesperrt. Dadurch zaehlt Das Ausgangssignal wird einem nun der 8253 seinen Counter 8 zu 1 Multiplexer (MUX) zuge - herab, bis Select-Paddle - nicht inaktiv wird.





### Die Hardwarekonzeption der RWC-Karten

Meiner Meinung nach sollte man sich, um Platinen austauschen zu können, rechtzeitig auf einen Standard für die Pinbelegung des externen Busses einigen. Mein Vorschlag ist die Anschlußbelegung des RWC-Busses. Also die Karte DSP-RWC1 wie sie von Ralph Hahn vertrieben wird.

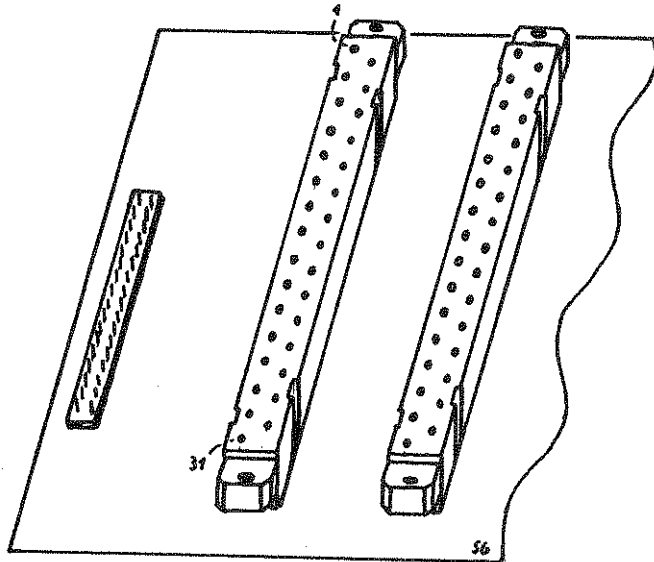


Bild 1

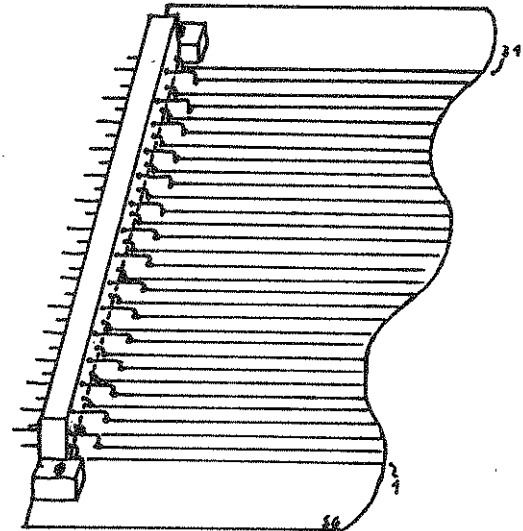


Bild 2

Die Busplatine (Bild 1) besitzt eine 34 polige Steckerleiste zur Aufnahme des vom Computer kommenden DCE-Bus-Kabels. Weiterhin befinden sich vier 31 polige Buchsenleisten auf der Platine. Diese sind recht preiswert. Als Nachteil ist anzumerken, daß drei Signale des DCE-Bus nicht an den Buchsen anliegen, sondern von der Platine über Lötstifte abgegriffen werden müssen. Die RWC-Platinen (Bild 2) werden in die Buchsenleisten der Busplatine eingesteckt.

Die Pinbelegung auf der RWC-Platine ist wie folgt:

1 -5V	9 Port B Bit 4	16 Port C Bit 2	24 Port A Bit 0
2 +12 V	10 Port B Bit 1	17 Port C Bit 1	25 Port A Bit 6
3 IN 7	11 Port B Bit 5	18 Port C Bit 0	26 Port A Bit 1
4 EXINTR	12 Port B Bit 0	19 Port C Bit 4	27 Port A Bit 5
5 EXRES	13 Port B Bit 6	20 Port C Bit 5	28 Port A Bit 2
6 GND	14 Port C Bit 3	21 Port C Bit 6	29 Port A Bit 4
7 Port B Bit 3	15 Port B Bit 7	22 Port C Bit 7	30 Port A Bit 3
8 Port B Bit 2	16 Port C Bit 2	23 Port A Bit 7	31 +5V

Auf der Busplatine befinden sich ferner die Signale: INTR DCE Bus Pin 33  
IN 7 DCE Bus Pin 34

Diese können, wie bereits gesagt, über Lötstifte abgegriffen werden. Falls man die Bus-Platine selbst herstellt, sollte man noch eine Leitung VCMOS vorsehen, die dann auch über Lötstifte zu erreichen wäre und eine AKKUSpannung für die Versorgung einer externen Uhr oder von CMOS-Speicherbausteinen zur Verfügung stellt.

Die Versorgungsspannungen sollte man nicht vom Rechner nehmen, sondern extern aufbauen. Sonst kann es zu einer Überlastung des Netzteiles kommen.

Einige Signale, deren Bedeutung nicht sofort klar ist:

EXINTR (in) Unterbrechungssignal; Sprung zu 10H

IN7 (in) Unterbrechungssignal; Sprung zu 38H

Die Unterbrechnungen werden bei einem low-high Wechsel ausgelöst.

EXRES (out) Reset Signal des DAI

INTR (in) Interupt request

Um mit mehreren Karten arbeiten zu können, muß eine Vereinbarung getroffen werden, die dafür sorgt, daß immer nur eine Karte Daten empfängt und verarbeitet. Dazu werden die oberen vier Leitungen von Port B als Kartenadresse interpretiert. Eine Karte darf also nur dann Informationen verarbeiten, wenn die entsprechende Adresse an Port B Bit 4..7 anliegt. Überprüfen, ob die Adressen übereinstimmen, kann man am einfachsten mit dem vier Bit Vergleicher 74LS85 (Bild 3 & 4).

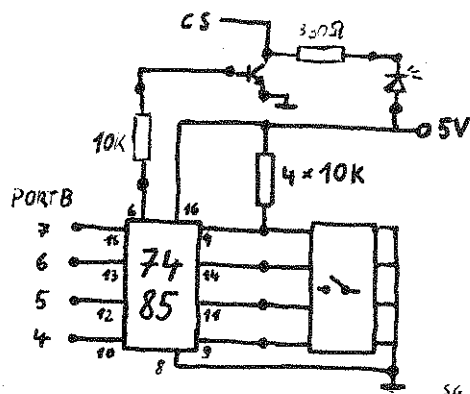


Bild 3

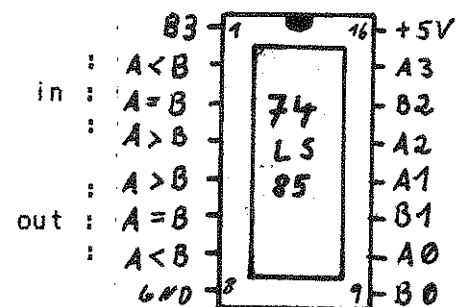


Bild 4

Das Ausgangssignal (Pin 6) des 74LS85 ist aktiv high. Über einen Inverter kann es den 6-fach Puffer 74LS367 aktivieren.

Wie man leicht sieht, kann man so 16 Karten (0x..Fx) ansteuern. Wenn aber nun einige Karten keine Unteradressen brauchen, so kann man bei diesen statt einer 4 Bit eine 8 Bit Kartenadresse verlangen. Dazu benötigt man ein zweites IC 74LS85, auf das dann die Bit 0..3 von Port B gelegt werden. Pin 6 des neuen IC (out) muß noch mit Pin 3 des anderen IC (in) verbunden werden. Somit sind dann alle Bits von Port B für die Adresse relevant.

Für Daten wird normalerweise Port A, für Steuersignale Port C und für Karten- und Unteradressen Port B verwendet.

Mit einer Maschinenspracheroutine, die die Steuerung der Karte übernimmt, ist man natürlich wesentlich flexibler in der Nutzung der Ports, als bei Verwendung der Basic Befehle IN und OUT. Basic benutzt nur 3 Leitungen von Port C. In ml-Programmen können jedoch alle Bits gebraucht werden.

Ferner sollte man noch eine Absprache bezüglich der verwendeten Kartenadressen treffen. Sonst muß bei Verwendung einer fremden Karte immer erst die Software (Kartenadresse) geändert werden.

Mein Vorschlag: 3x: Hardware Uhr, mit Unteradressen

02: Druckerinterface

0A: EPROM Brenner

00: keine Karte; sollte nach jedem beendigten Kartenzugriff gewählt werden, da man zB. die Versorgungsspannung nicht verwendeter Karten (74LS85 Pin 6 hat low Pegel) abschalten kann. Dadurch wird das Netzteil entlastet.

```

#=====#
# X-Bus Pin-Belegung #
#=====#

```

```

+++++++
Masse + 1      2 +   D0
Masse + 3      4 +   D1
Masse + 5      6 +   D2
Masse + 7      8 +   D3
Masse + 9     10 +   D4
Masse + 11     12 +   D5
Masse + 13     14 +   D6
Masse + 15     16 +   D7
Masse + 17     18 +   NC
Masse + 19     20 +   WR
Masse + 21     22 +   NC
  A10 + 23     24 +   RD(not)
  A14 + 25     26 +   A11
  A12 + 27     28 +   A13
  A 9  + 29     30 +   A15
  A 7  + 31     32 +   A 8
  A 5  + 33     34 +   A 6
  A 3  + 35     36 +   A 4
  A 1  + 37     38 +   A 2
  A 0  + 39     40 +   INTA
CS(not)1 + 41   42 +   CS(not)2
PSEUDO A12 + 43  44 +   CS(not)3
  +5V + 45     46 +   +5V
RAMOP(not) + 47  48 +   Phi2(TTL)
  HOLD(not) + 49  50 +   SYNC
+++++++

```

Anmerkungen:

- CS(not)1   => IC73 ROM C000..DFFF
- CS(not)2   => IC72 ROM E000..EFFF Banks 2 und 3
- CS(not)3   => IC71 ROM E000..EFFF Banks 0 und 1
- PSEUDO A12 => wählt untere oder obere Bank der ROMs

Die Angaben für die Pins 21 und 22 sind nur bis zur REV.5 richtig; ab REV.6 sind beide Pins anders belegt und müssen durch eine Steckbrücke verbunden sein. Die neuen Signale sind mir jedoch unbekannt.

!!!!!!!!!!!!!!!!!!!! Alle Angaben ohne Gewähr! !!!!!!!!!!!!!!!!!!!!!

Bernd Preusing

DnDt2/84

```
#=====#  
# X-Bus Pins 21 und 22 #  
#=====#
```

Pin 22 ist identisch mit Pin 24. (Es ist ein weiterer RD (not) - Anschluß).

Bei Pin 21 handelt es sich um ein MEMRD (not) - Signal. Das ist ein Signal, speziell für die ROM-IC's. Liegt dieser Anschluß auf High-Potential, dann sind die ROM's im hochohmigen Zustand, d.h. vom Datenbus abgekoppelt.

Bei neueren Reversionen ermöglicht die Steckbrücke die Unterbrechung der Zugriffe auf die Betriebssystem-ROM's. Entfernt man den Jumper (oder ist dieser locker), so sind die ROM's blockiert. (Beim Einschalten entstehen nur bizarre Bildmuster.) Damit ist es sehr leicht möglich, ein neues Betriebssystem auf einer Steckkarte zu integrieren, ohne die DAI-ROM's ausbauen zu müssen, zumal alle Adress-Daten- und Bankswitching-Leitungen zur Verfügung stehen.

Viel Spaß mit Betriebssystem-Modifikationen

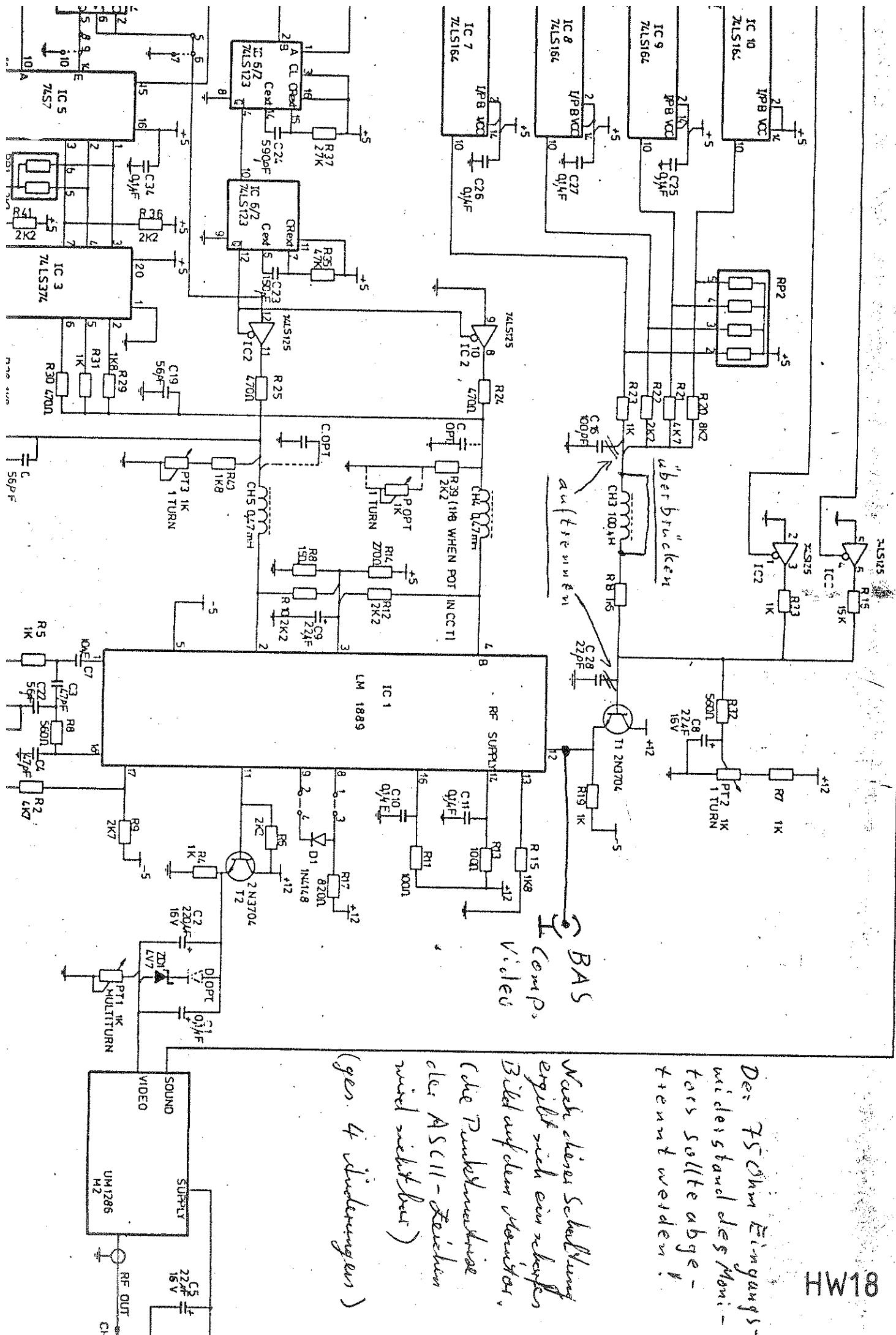
Volker Raab

Nebenbei:

Ich würde mich freuen, wenn jemand einen Teil HW 17.2 schreiben könnte, der Pin 47 (RAMOP (not)) genauer erklärt.

HW 17.1

Anschluss eines monochromen Monitors an die PAL-Karte

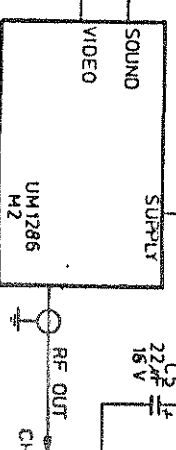


BAS  
I Comp  
Vid

Der 75 Ohm Eingangswiderstand des Monitors sollte abgetrennt werden!

Nach dieser Schaltung ergibt sich ein reines Bild auf dem Monitor, die Punktestruktur der ASCII- Zeichen wird nicht bearbeitet (gen. 4 Linien)

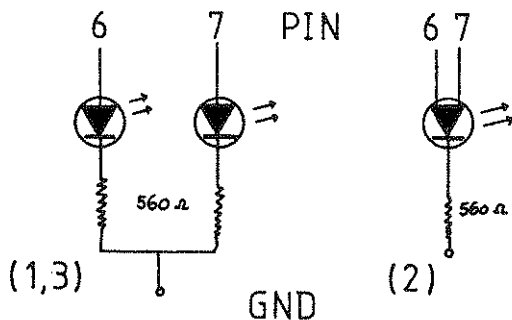
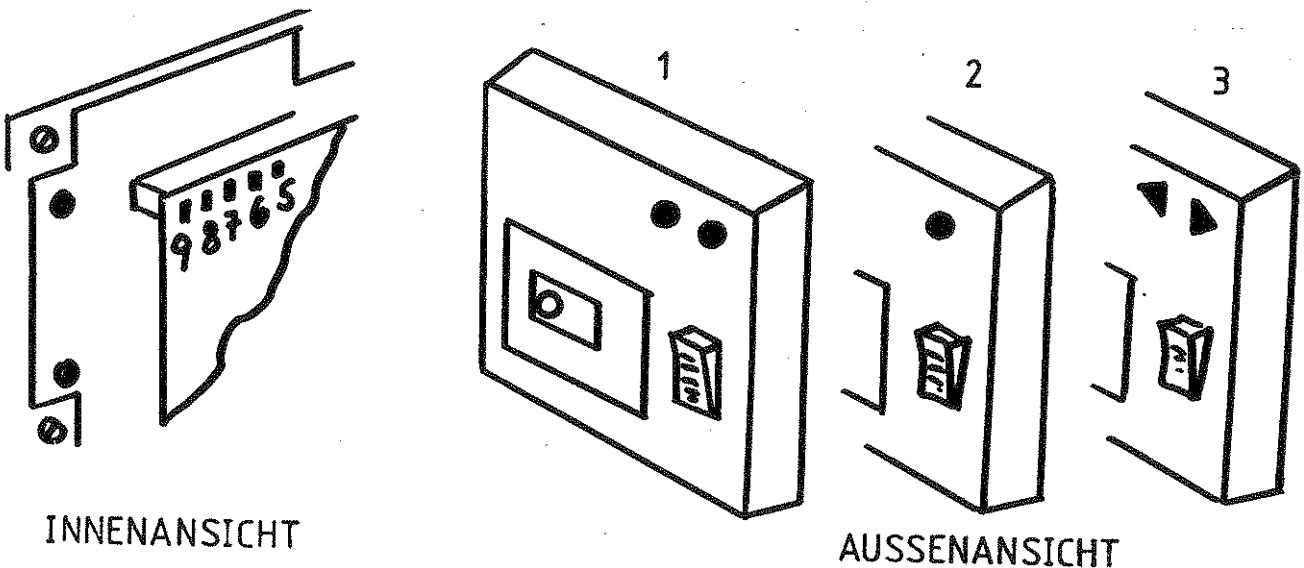
81MH



Nachfolgende Hardware-Erweiterung an der DCR wurde mir von Herrn Paolo Siccardo, Savona, Italien zugesandt: (Ralph Huhn)

Beim Benutzen der DCR mit einem CHECK-Kommando ist es meistens sehr schwer festzustellen in welche Richtung die DCR gerade die Cassette spult. Mit der Erweiterung ist es möglich die Laufrichtung optisch anzuzeigen.

Sie benötigen je nach Lösungsvorschlag eine oder zwei LED's, sowie einen oder zwei Widerstände je 560 Ohm.



Lösungsvorschlag:

- 1: Runde LED, Grün u. Rot
- 2: Eine LED, Grün o. Rot leuchtend
- 3: Dreieckige LED, Grün o. Rot

Am Steckverbinder (siehe obige Zeichnung) auf der DCR-Platine liegt an Pin 6 oder 7 eine Spannung von +5V, die wir zur Anzeige benötigen. Ein geeigneter Masseanschluß ist an mehreren Stellen auf der Platine vorhanden.

Von innen wird das Frontpanel abgeschraubt und mit einem kleinem Bohrer die Löcher für die LED's gebohrt, bei Lösungsvorschlag 3 sind die Löcher mit einer Dreikantfeile auf die richtige Öffnung zu feilen. Die LED's werden eingesetzt und auf der Rückseite mit Komponentenkleber festgeklebt. Beim Einsetzen des Panels ist auf den Mikroschwitch vom Cassettenfühler zu achten. Die Drähte werden isoliert und vorsichtig mit den entsprechenden Lötunkten verlötet.

Betrifft:     HARDWAREERWEITERUNG

Einer der universellsten I/O Bausteine ist der 8255 (DCE-BUS).

Ich habe mir als Erweiterung zwei zusätzliche Bausteine ins Gerät eingebaut. Der Vorteil liegt im "MAP-I/O", d.h. die Bausteine werden wie Speicher (RAM) angesprochen.

a) Baustein 1 liegt auf der Adresse F9xx.

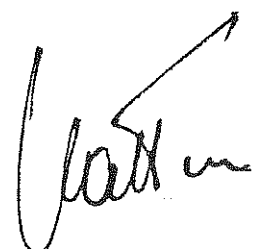
Mit F903 wird das Controlregister beschrieben  
Auf F900 liegt Port A  
auf F901 liegt Port B  
auf F902 liegt Port C

b) Baustein 2 liegt auf der Adresse FAxx,  
weitere Port wie bei Baustein 1 : FA00, FA01, FA02, FA03.

Zum Einbau:

Die beiden Bausteine werden parallel zu den Eingangsleitungen des vorhandenen IC55 (siehe Schaltplan) gehängt.

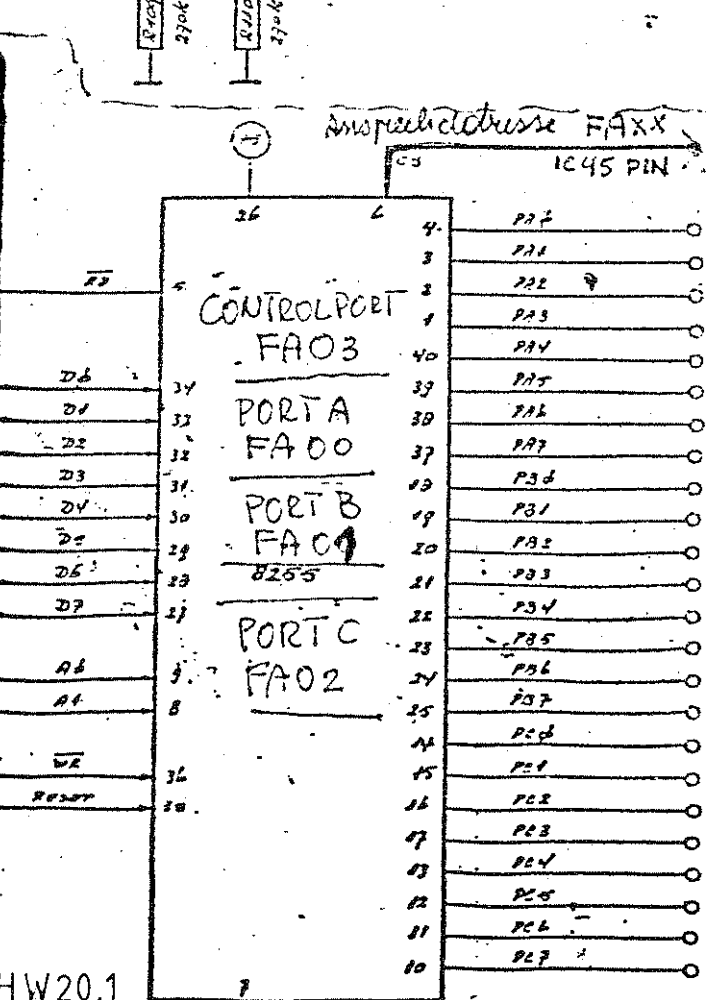
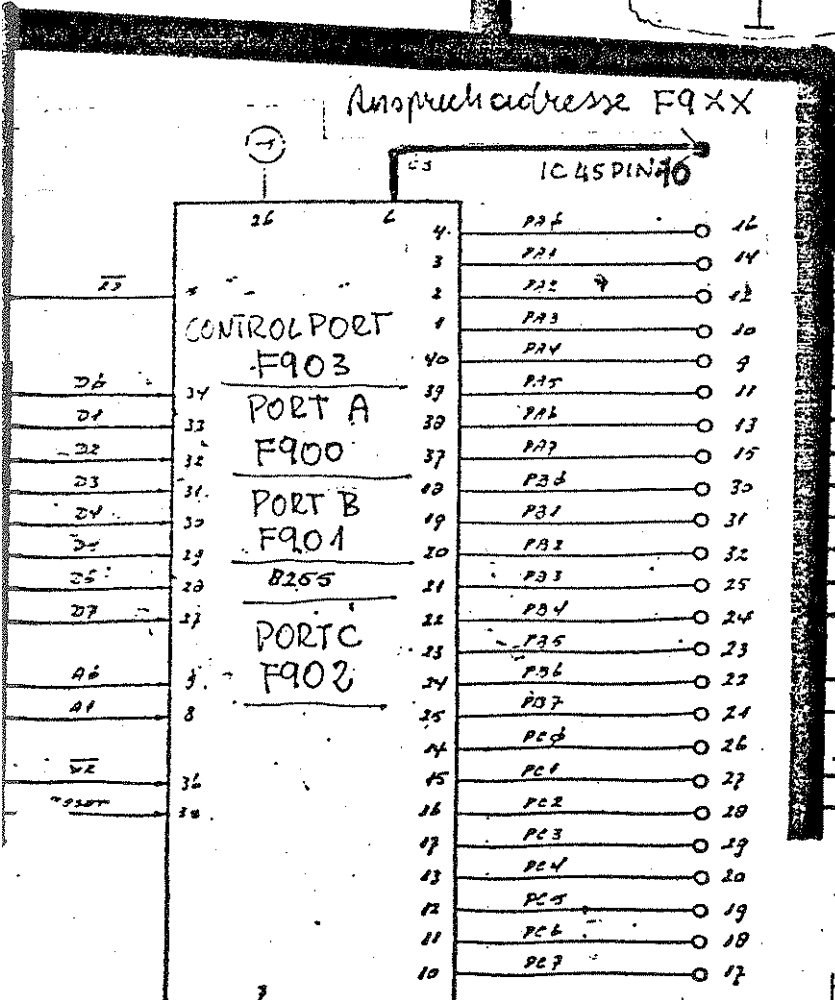
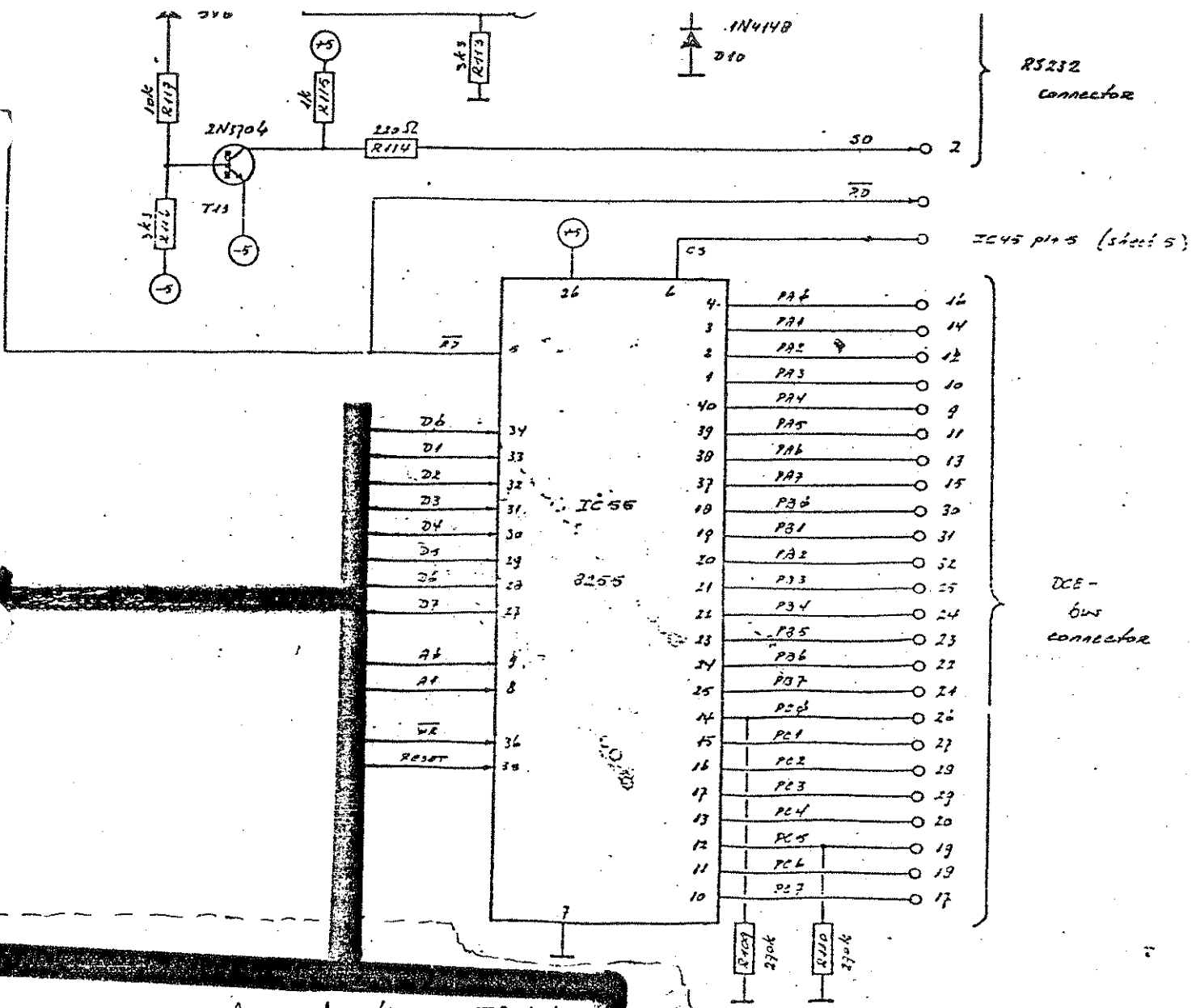
An die Ausgangsleitungen habe ich direkt 2 Flachbandkabel gelötet mit der gleichen Pinbelegung wie der DCE-BUS; dadurch wird das Testen und Verwenden der Bausteine für Erweiterungen erleichtert. Die "CS"-Freigabe (PIN 6) erfolgt bei Baustein 1 beim PIN 10 und bei Baustein 2 bei PIN 11 von IC45.



Anmerkung zum Einbau :

Die kleine Platine passt hervorragend in die Gehäusevertiefungen unterhalb der Computerplatine .

Die Port - Datenleitungen wurden beim Prototypen via Flachbandkabel aus dem PC- Gehäuse herausgeführt und endeten mit einem DCE-Connector. Auf gleiche Steckerbelegung wie beim orig. DCE-BUS muß geachtet werden !



HW20.1



## VC-1541 für den DAI

Die zur Zeit wahrscheinlich preiswerteste Floppy ist die Diskettenstation VC-1541 von Commodore. Sie besitzt ein eigenes 16 KByte Betriebssystem ( CBM DOS V 2.6 ) und 2 KByte RAM. Das Laufwerk arbeitet mit 5 1/4 Zoll Disketten mit einer Speicherkapazität von 170 KByte pro Disk. Der Datenaustausch erfolgt über einen seriellen IEC-Bus mit nur 5 Leitungen. Die Busschnittstelle besteht im wesentlichen aus 3 TTL-Invertern mit offenem Kollektor (7406 o.ä.) und etwas Software. Die Software befindet sich, wie das TOS der MDCR, in einem EPROM auf dem X-Bus. Weitere Informationen über die Software an anderer Stelle in dieser Ausgabe.

### Der serielle Bus:

Durch die serielle Arbeitsweise des Busses verringert sich die Zahl der Leitungen auf fünf, von denen zwei bidirektional sind. Mit ATN (Attention) meldet der Buscontroller ( in unserem Fall der DAI ) den angeschlossenen Geräten, daß es sich bei den nun gesendeten Bytes nicht um Daten, sondern um Befehle handelt.

Mittels CLK (Takt) und DAT (Daten) erfolgt die Übertragung der Daten- und Kommandobytes. Diese beiden Leitungen arbeiten bidirektional und sind außerdem für das Handshaking zuständig.

Bei den verbleibenden zwei Leitungen handelt es sich um Masse und Reset. Weitere Informationen über die Bussignale sind einem Artikel zu entnehmen, der im Mai in der Zeitschrift 64'er erschienen ist.

### Die Geschwindigkeit:

Da der Datentransfer seriell erfolgt und der Bus vorwiegend aus Software besteht, verringert sich die Datenübertragungsgeschwindigkeit erheblich. Sie beträgt nur ca. 3000 Baud. Für ein Diskettenlaufwerk eigentlich lächerlich wenig, aber immerhin schneller als mit dem Kassettenrecorder, von den Zugriffszeiten auf einzelne Files ganz abgesehen. Dazu ein kleiner Vergleich. Zwischen den zur Zeit für den DAI erhältlichen Massenspeichern wird die durchschnittliche Zugriffszeit (also inkl. Spulzeit) auf ein 10 KByte langes File verglichen.

Gerät	I 10 KB File I	Preis/10 KByte I	Form der zusätzlichen Steuerbefehle I	Systempreis
Audio-Kassettenrecorder	I ca. 170 s I I C 60 Kass. I	I ca. 10 Pf. I	I ----- I	I ca. 99 DM I
Digital-Kassettenrecorder	I ca. 43 s I I I I	I ca. 86 Pf. I	I CALLM #F000:REM Kommando I	I ca. 640 DM I
KEN-DOS 400k	I I	I ca. 12 Pf. I	I Wie oben I	I I
DAI-Floppy 80k	I ca. 13 s I	I ca. 64 Pf. I	I POKE#131,3:PRINT"Komnd.":POKE#131,0 I	I I
VC-1541	I ca. 27 s I	I ca. 29 Pf. I	I Programmierbare Basicbefehle I	I ca. 700 DM I

Die Hardware:

Bedingt durch die geringe Anzahl der Busleitungen benötigt man zum Anschluß des Laufwerkes an den DAI recht wenig Bauteile. Für den Bus an sich braucht man nur ein IC. Commodore selbst verwendet den Typ 7406. Da dieser Baustein heutzutage kaum unter fünf Mark zu erhalten ist, empfiehlt sich die Verwendung eines preiswerten 7401. Der 7401 enthält anstelle der sechs Inverter des 7406 vier NAND mit offenem Kollektor. Einer der beiden NAND - Eingänge muß über einen 1k Ohm Widerstand an 5 V angeschlossen werden. Dazu benutzt man am besten den Widerstand R4, der bereits zu solch einem Zweck verwendet wird.

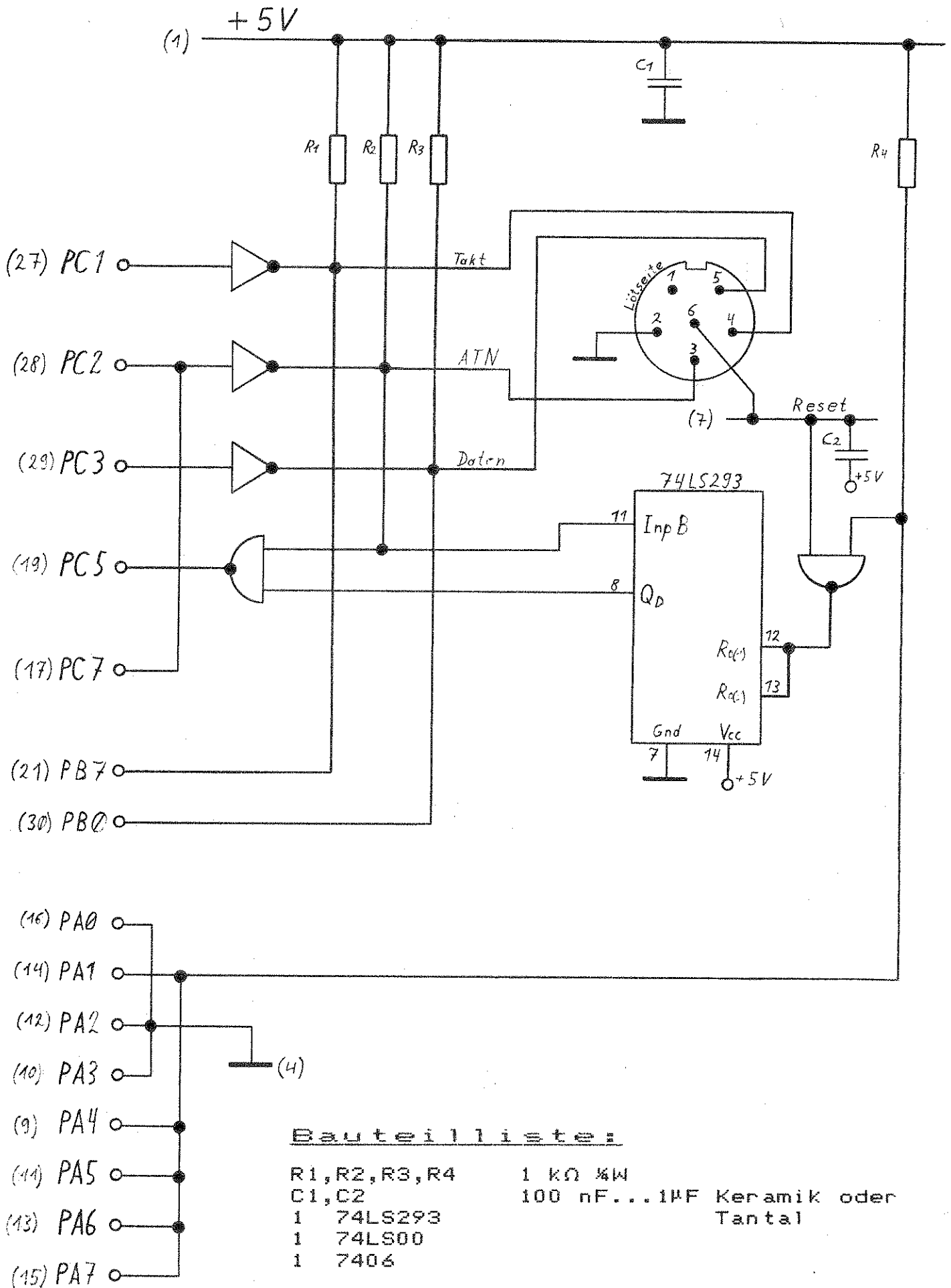
Zwei weitere integrierte Schaltungen (74LS00 und 74LS293) bewirken den Autostart der Software beim Einschalten oder bei Betätigung der RESET-Taste. Anstatt des 74LS293 kann auch ein beliebiger anderer Zähler verwendet werden, Hauptsache er zählt von 0 bis 4. Natürlich muß dann die abweichende Pinbelegung beachtet werden.

Ein wichtiger Hinweis: Das Interface kann nicht zusammen mit der MDCR oder einem Paralleldrucker betrieben werden.

Hier nun eine Liste aller benötigten Bauteile:

- 1 74LS293
- 1 74LS00
- 1 7406
- 3 14 polige DIL-Fassungen für die IC's
- 4 1 k Ohm Widerstände 1/4 Watt
- 2 100 nF bis 1 uF Keramik oder Tantal Kondensatoren
- 1 kleine passende Streifen- oder Punktrasterplatine
- 1 6 polige DIN-Kupplung
- 20 cm 4 oder 5 poliges abgeschirmtes Kabel
- 15 cm 34 poliges Flachbandkabel und
- 1 34 polige Federleiste
- 1 kleines Gehäuse in das alles hineinpasst  
und natürlich Lötzinn und LötKolben (bitte nicht mehr als 32 Watt  
und wenn möglich auch keine Lötpistole verwenden)

# Interface DAI - VC 1541

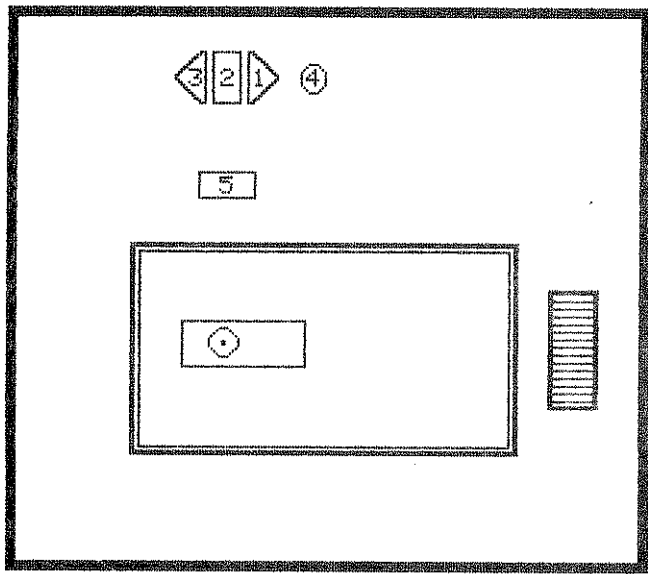


### Bauteilliste:

R1, R2, R3, R4	1 kΩ ¼W
C1, C2	100 nF...1µF Keramik oder Tantal
1	74LS293
1	74LS00
1	7406

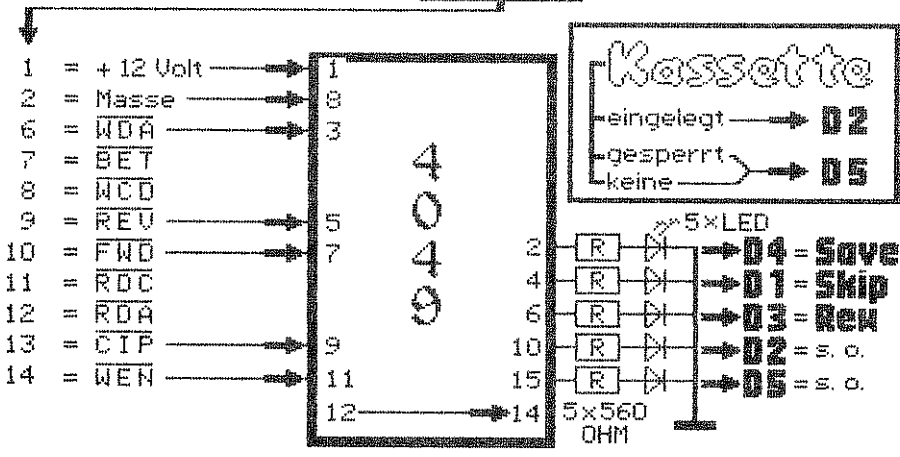
Hardy → DCR - Funktionsanzeige ← Strobel

Mit 5 Leuchtdioden alles in Blick !!!

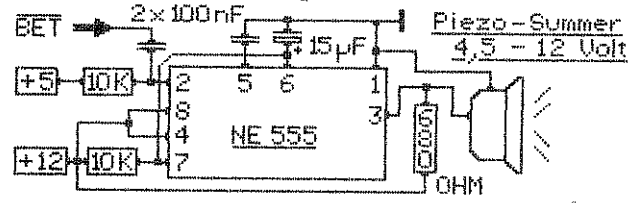


DCC-FUNKTIONEN

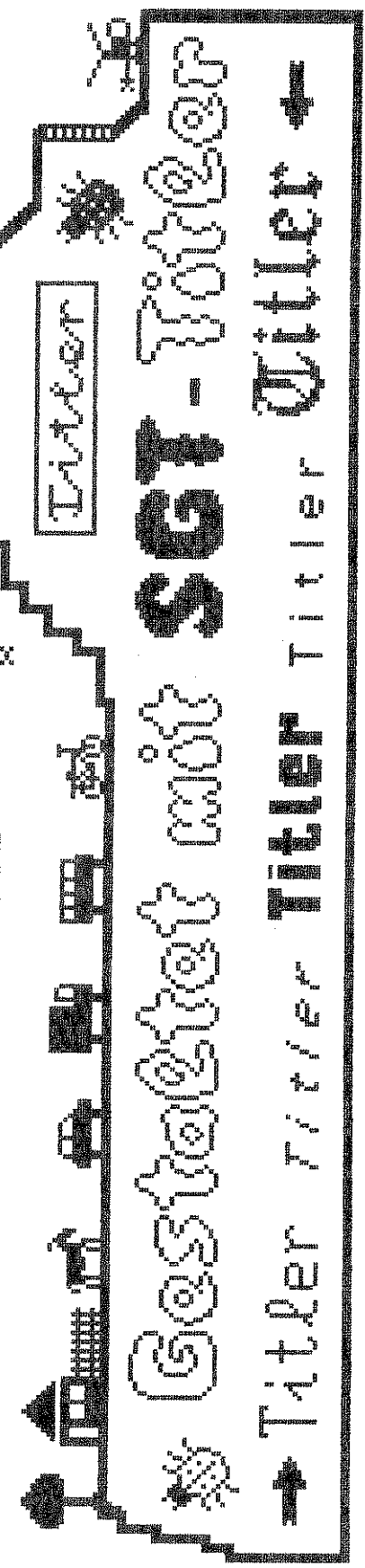
In der DCR geht ein Flachbandkabel von der Zusatzplatine zur Laufwerkplatine, dort ist es angelötet. Die Anschlußpunkte sind numeriert.



**Bandende - Piepser :**



Layout : Hardy Strobel, Neuselsbrunn 51, 8500 Nürnberg 50  
Ausführung : Jean Marchand



## 2K-RAM-Erweiterung im Bereich :F000-;F7FF

=====

Die RAM-Erweiterung eignet sich dazu um timing-abhängige Programme auszutesten, die später auf 2716 EPROM's "gebrannt" werden sollen.

Die Hardwareänderung wirkt sich so aus, daß der DAI dann über einen  $2048+256=2304$  Byte Stack verfügt. Allerdings wird kein ordnungsgemäßer Stack Overflow angezeigt, wenn der Stack-Pointer :EFFF erreicht.

Für den Umbau benötigen Sie :

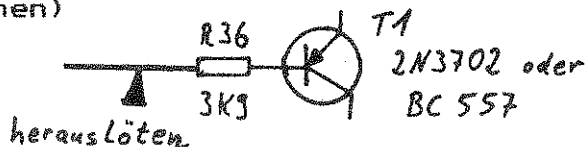
- EPROM-Platine (siehe Layout)
  - incl. aller Bauteile ohne EPROM 32 DM+Mwst. --> 36.48 DM
  - Erhältlich bei DAMM & JOHANNING
  - 4800 Bielefeld 1
  - Sudbrackstr. 46/48
  - Tel.: 0521/83036

Platine wird auf den X-Bus gesteckt

- CMOS-RAM 6116 pinkompatibel zu EPROM 2716 ca. 23.50 DM
  - 10 KOhm Widerstand 0.10 DM
  - ein Stück isolierten Draht
  - ein scharfes Messer 60.08 DM
  - LötKolben (30 Watt)
- =====

Folgende Änderungen sind durchzuführen :

1. Widerstand R36 an einem Ende herauslöten.  
Effekt : Stack Overflow abgeschaltet  
(evtl. schaltbar machen)



2. Am IC53 :

Leiterbahn hinter PIN 10 auftrennen (Platinenoberseite).  
Brücke legen zwischen PIN 11 und "hinter" PIN 10  
(Unterseite). Effekt : Aus  $\overline{WR}$  wird  $\overline{WR}$



3. Auf der EPROM-Platine :

PIN 21 vom EPROM freilegen, d.h. Leiterbahnen beidseitig auftrennen und "überbrücken".  
PIN 21/EPROM mit PIN 20/X-Bus über einen 10K Widerstand verbinden.

Um die Bauteile auf der Platine zu lokalisieren verwende man den Bauteilelageplan HW3.

